

PCIe562X数据采集卡

产品使用手册

北京阿尔泰科技发展有限公司

V6.00.01



■ 关于本手册

本手册为阿尔泰科技推出的 PCIe5620/1/2/3/4/5/6/7 数据采集卡的用户手册，其中包括快速上手、产品功能概述、设备特性、AD 模拟量输入、DA 模拟量输出、数字量输入输出、计数器功能、产品保修、修改历史等。

文档版本：V6.00.01

目 录

■ 关于本手册	1
■ 1 快速上手	6
1.1 产品包装内容	6
1.2 安装指导	6
1.2.1 注意事项	6
1.2.2 应用软件	6
1.2.3 软件安装指导	6
1.2.4 硬件安装指导	6
1.3 设备接口定义	7
1.4 板卡使用参数	7
■ 2 功能概述	8
2.1 产品简介	8
2.2 性能描述	8
2.2.1 产品概述	8
2.2.2 AD 模拟量输入	9
2.2.3 DA 模拟量输出	9
2.2.4 DIO 数字量输入输出/PFI 功能可编程数字信号	10
2.2.5 计数器	10
2.2.6 板卡功耗	11
2.2.7 板卡特性	11
■ 3 设备特性	12
3.1 板卡外形图	12
3.2 板卡尺寸图	13
3.3 接口定义	14
■ 4 AD 模拟量输入	17
4.1 AD 功能框图	17
4.2 AD 校准	17
4.3 AD 数据格式及码值换算	17
4.3.1 AD 双极性模拟量输入的数据格式	18
4.3.2 AD 单极性模拟量输入的数据格式	18
4.4 AD 信号连接	18

4.4.1	浮接信号源.....	19
4.4.1.1	差分模式 (DIFF)	20
4.4.1.2	无参考地单端模式 (NRSE)	22
4.4.1.3	参考地单端模式 (RSE)	22
4.4.2	接地信号源.....	23
4.4.2.1	差分模式 (DIFF)	23
4.4.2.2	无参考地单端模式 (NRSE).....	24
4.5	AD 数据采集注意事项.....	25
4.5.1	使用低阻抗信号源.....	25
4.5.2	使用高质量电缆	25
4.5.3	降低相邻通道间的电压差	25
4.5.4	在相邻信号通道间插入地信号	25
4.5.5	选择合适的采样速率.....	25
4.6	AD 单通道与多通道数据采集排列方式.....	25
4.6.1	单通道数据采集排列方式	25
4.6.2	多通道数据采集排列方式	25
4.7	AD 内时钟和外时钟功能.....	26
4.7.1	内时钟功能.....	26
4.7.2	外时钟功能.....	26
4.7.3	时钟输入输出的连接.....	26
4.8	AD 采样.....	27
4.8.1	按需单点采样.....	27
4.8.2	有限点采样.....	27
4.8.3	连续采样	28
4.9	AD 触发功能	29
4.9.1	触发信号的连接	29
4.9.2	AD 触发功能框图.....	29
4.9.3	软件触发功能.....	30
4.9.4	模拟触发功能.....	30
4.9.4.1	边沿触发功能.....	30
4.9.5	数字触发功能.....	31
4.9.5.1	边沿触发功能.....	31
4.10	多卡同步的实现方法	31
5	DA 模拟量输出	33
5.1	DA 功能框图	33
5.2	DA 信号连接	33

5.3	DA 校准.....	33
5.4	DA 数据格式及码值换算.....	34
5.4.1	DA 双极性模拟量输出的数据格式.....	34
5.5	DA 内时钟与外时钟功能.....	34
5.6	DA 采样.....	34
5.7	DA 触发功能	34
6	计数器	35
6.1	边沿计数.....	35
6.1.1	计数方向控制.....	35
6.1.2	计数门控控制.....	36
6.1.3	边沿计数	36
6.2	频率测量.....	36
6.2.1	利用单个计数器测量低频信号	36
6.2.2	利用双计数器测量高频信号.....	36
6.2.3	利用双计数器测量大范围信号	37
6.3	半周期测量.....	37
6.4	脉宽测量.....	38
6.5	两边沿间隔测量.....	38
6.6	编码器	38
6.6.1	利用正交编码器测量.....	38
6.6.2	利用双脉冲编码器测量	39
6.6.3	利用单脉冲编码器测量	40
6.6.4	Z 索引.....	40
6.7	脉冲输出.....	40
6.7.1	脉冲输出方式.....	40
6.7.2	脉冲输出采集模式.....	41
6.7.3	脉冲输出触发源选择.....	41
7	数字量输入输出	42
7.1	DI/DO 数字量输入输出功能框图.....	42
7.2	DI 数字量输入的连接方式.....	42
7.3	DO 数字量输出的连接方式	43
8	保修	44
8.1	保修.....	44
8.2	技术支持与服务.....	44

8.3 返修注意事项	44
■ 附录 A：各种标识、概念的命名约定	45

1 快速上手

本章主要介绍初次使用 PCIe5620/1/2/3/4/5/6/7 需要了解 and 掌握的知识，以及需要的相关准备工作，可以帮助用户熟悉 PCIe5620/1/2/3/4/5/6/7 使用流程，快速上手。

1.1 产品包装内容

打开 PCIe5620/1/2/3/4/5/6/7 板卡包装后，用户将会发现如下物品：

- PCIe5620/1/2/3/4/5/6/7 板卡一个。
- 阿尔泰科技软件光盘一张，该光盘包括如下内容：
 - 1)、本公司所有产品软件安装包，用户可在 ACTS 文件夹下找到 ACTS2100。
 - 2)、用户手册（pdf 格式电子版文档）。

1.2 安装指导

1.2.1 注意事项

- 1)、先用手触摸机箱的金属部分来移除身体所附的静电，也可使用接地腕带。
- 2)、取卡时只能握住卡的边缘或金属托架，不要触碰电子元件，防止芯片受到静电的危害。
- 3)、检查板卡上是否有明显的外部损伤如元件松动或损坏等。如果有明显损坏，请立即与销售人员联系，切勿将损坏的板卡安装至系统。

1.2.2 应用软件

用户在使用 PCIe5620/1/2/3/4/5/6/7 时可以根据实际需要安装相关的应用开发环境，例如 Microsoft Visual Studio、NI LabVIEW 等。

1.2.3 软件安装指导

在不同操作系统下安装 PCIe5620/1/2/3/4/5/6/7 的方法一致，在本公司提供的光盘中含有安装程序 Setup.exe，用户双击此安装程序按界面提示即可完成安装。

1.2.4 硬件安装指导

在硬件安装前首先关闭系统电源，待插好板卡电源后开机，系统会自动弹出硬件安装向导，用户可选择系统自动安装或手动安装。

- 1)、系统自动安装按提示即可完成。
- 2)、手动安装过程如下：
 - ① 选择“从列表或指定位置安装”，单击“下一步”。
 - ② 选择“不要搜索。我要自己选择要安装的驱动程序”，单击“下一步”。
 - ③ 选择“从磁盘安装”，单击“浏览”选择 INF 文件。

注：INF 文件默认存储安装路径为 C:\ART\ACTS2100\Driver\INF\Win2K&XP& Vista 或 WIN32&WIN64；或安装光盘的 x:\ART\ACTS2100\Driver\INF\Win2K&XP&Vista 或 WIN32&WIN64。

- ④ 选择完 INF 文件后，单击“确定”、“下一步”、“完成”，即可完成手动安装。

1.3 设备接口定义

PCIe5620/1/2/3/4/5/6/7 相关接口信息可以参见本手册 [《接口定义》](#) 章节。

1.4 板卡使用参数

- ◆ 工作温度范围：0°C ~ 50°C
- ◆ 存储温度范围：-20°C ~ +70°C

2 功能概述

本章主要介绍 PCIe5620/1/2/3/4/5/6/7 的系统组成及基本特性，为用户整体了解 PCIe5620/1/2/3/4/5/6/7 的相关特性提供参考。

2.1 产品简介

PCIe5620/1/2/3/4/5/6/7 是一款多功能数据采集卡。该板卡最多提供 32 路 AD 模拟量单端输入或 16 路差分输入，4 路 DA 模拟量输出，8 路 DIO 数字量输入输出，8 路 PFI 功能可编程数字信号，1 路 32 位多功能计数器。本板卡的主要应用场合为：电子产品质量检测、信号采集、过程控制、伺服控制。

2.2 性能描述

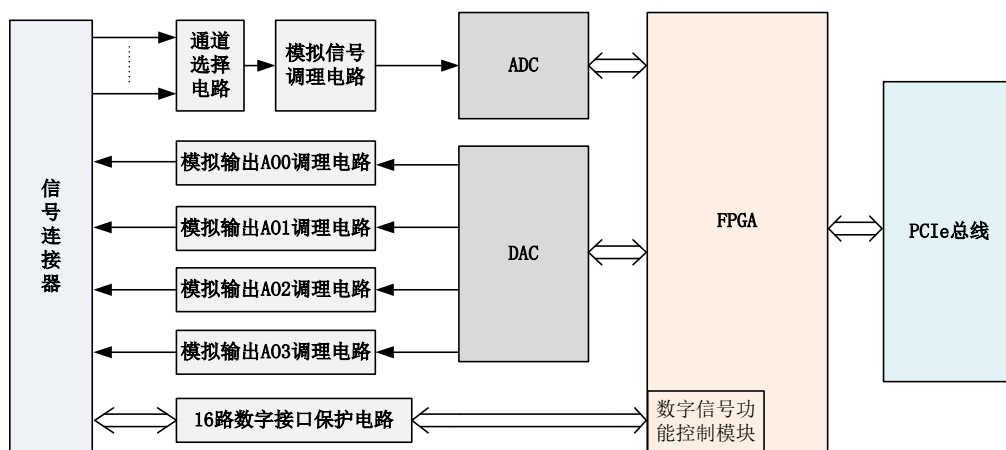


图 2-2-1 PCIe5620/1/2/3/4/5/6/7 系统框图

PCIe5620/1/2/3/4/5/6/7 系统框图主要由模拟信号调理电路、ADC 模块、DAC 模块、数字信号保护电路、FPGA 控制模块组成。

模拟信号调理电路实现对多通道输入进行选择、放大、滤波、差分转单端，把输入信号转换到匹配 AD 采集范围的信号。

AO 部分的模拟信号调理电路实现对 DAC 输出进行放大、阻抗变换等功能。

数字信号保护电路实现对数字输入输出信号进行电平转换、过压限流保护等功能。

2.2.1 产品概述

产品型号	PCIe5620/1/2/3/4/5/6/7
产品系列	数据采集卡
总线类型	PCIe 总线
操作系统	XP、Win7
板卡尺寸	167.67mm(长) * 111.15mm(宽)

2.2.2 AD 模拟量输入

产品型号	PCIe5620	PCIe5621	PCIe5622	PCIe5623	PCIe5624	PCIe5625	PCIe5626	PCIe5627
最大采集速率	500Ksps	500Ksps	250Ksps	250Ksps	500Ksps	500Ksps	250Ksps	250Ksps
分辨率	12bit	12bit	12bit	12bit	16bit	16bit	16bit	16bit
采样范围	±10V、 ±5V、 ±2.5V、 0~10V	±10V、 ±5V、 ±2.5V、 0~10V	±10V、 ±5V、 ±2.5V、 0~10V	±10V、 ±5V、 ±2.5V、 0~10V	±10V、 ±5V、 ±2V、 ±1V	±10V、 ±5V、 ±2V、 ±1V	±10V、 ±5V、 ±2V、 ±1V	±10V、 ±5V、 ±2V、 ±1V
AD 通道	单端 32 路 差分 16 路	单端 16 路 差分 8 路	单端 32 路 差分 16 路	单端 16 路 差分 8 路	单端 32 路 差分 16 路	单端 16 路 差分 8 路	单端 32 路 差分 16 路	单端 16 路 差分 8 路
外时钟范围	0~500kHz	0~500kHz	0~250kHz	0~250kHz	0~500kHz	0~500kHz	0~250kHz	0~250kHz
程控增益	1 倍、2 倍、4 倍、8 倍				不支持			

采样方式	异步采样	
过压保护	±12V	
校准方式	软件自动校准	
采样率	单通道：最大采样频率为 500 KSps 多通道：各通道最大采样频率=500 KSps / 设置的采样通道总数	
增益误差	±0.05% Max @FSR	
偏移误差	±1LSB Max	
存储器深度	16K 字（点）FIFO 存储器	
采样模式	按需单点采样、有限点采样、连续采样	
触发源	软件强制触发、采样首通道触发（ATR）、数字触发（DTR）	
触发方向	下降沿触发、上升沿触发、变化触发	
触发源输入范围	ATR 输入范围	±10V
	DTR 输入范围	标准 TTL 电平
输入阻抗	10MΩ	
时钟源	内时钟、外时钟	

2.2.3 DA 模拟量输出

产品型号	PCIe5620	PCIe5621	PCIe5622	PCIe5623	PCIe5624	PCIe5625	PCIe5626	PCIe5627
DA 通道	4 路	2 路	0 路	0 路	4 路	2 路	0 路	0 路
分辨率	12bit	12bit	12bit	12bit	16bit	16bit	16bit	16bit

采样方式	同步输出
------	------

输出量程	$\pm 10V$	
转换速率	最高 100KSps	
输出更新瞬时脉冲	幅度	15mV
	持续时间	2us
	能量	15nVs
存储器深度	16K 字（点）FIFO 存储器	
采样模式	按需单点采样、有限点采样、连续采样	
触发源	软件强制触发、数字触发	
触发方向	下降沿触发、上升沿触发、变化触发	
触发源输入范围	DTR 输入范	标准 TTL 电平
时钟源	内时钟、外时钟	
外时钟输入范围	$\leq 100KHz$, TTL 电平信号	

2.2.4 DIO 数字量输入输出/PFI 功能可编程数字信号

通道数	共 16 路 8 路静态 DIO (P0.<0..7>), 8 路 PFI (PFI<0..7>/P1)		
电气标准	TTL 兼容		
方向控制	可独立配置为输入或输出		
默认上电状态	输入		
输入逻辑电平	高电平	最大电压	5V
		最小电压	2V
	低电平	最大电压	0.8V
		最小电压	0V
输出逻辑电平	高电平	最大电压	5V
		最小电压	3.8V
	低电平	最大电压	0.44V
		最小电压	0V
最大输入范围	0~5V		
下拉电阻	10 K Ω		
单通道驱动能力	$\pm 24mA$		
过压保护	5V		

2.2.5 计数器

通道数	1 路
-----	-----

分辨率	32 位		
电气标准	TTL 兼容		
输入输出 逻辑电平	高电平	最大	5V
		最小	3.8V
	低电平	最大	0.44V
		最小	0V

2.2.6 板卡功耗

电压	典型值 (mA)	最大值 (mA)
+3.3V	240	300
+12V	100	240(所有 DO 满载输出)

2.2.7 板卡特性

板载时钟振荡器：40MHz

3 设备特性

本章主要介绍 PCIe5620/1/2/3/4/5/6/7 相关的设备特性，主要包括板卡尺寸信息、板卡外形图、接口定义，为用户在使用 PCIe5620/1/2/3/4/5/6/7 过程中提供相关参考。

3.1 板卡外形图

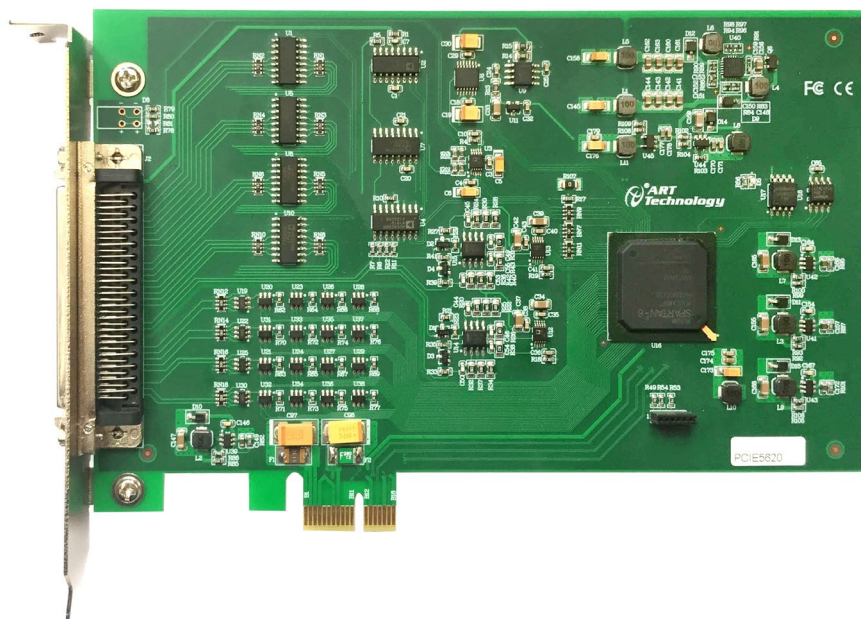


图 3-1-1 PCIe5620 正面图

3.2 板卡尺寸图

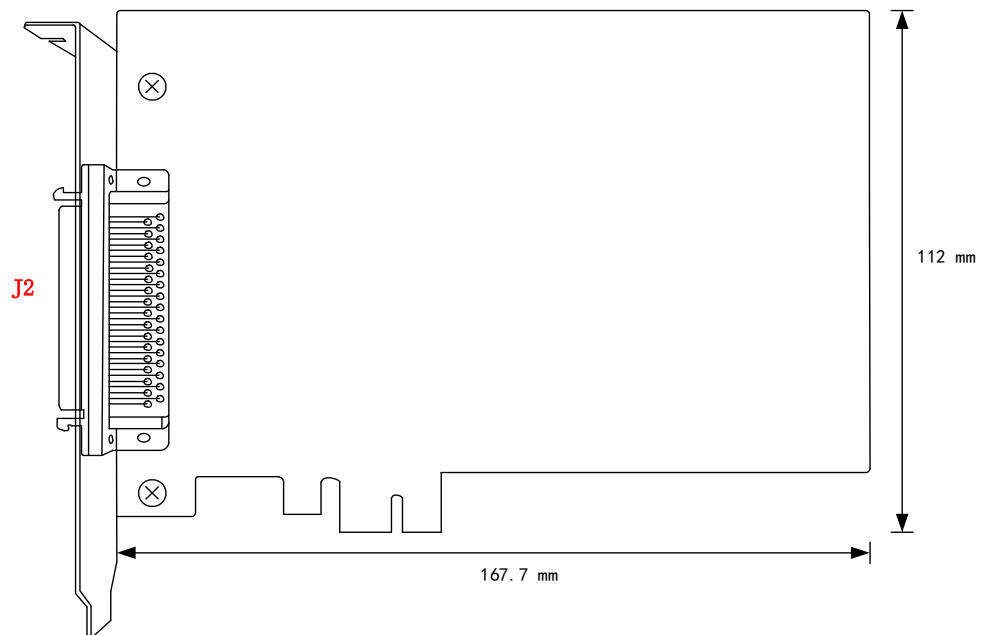


图 3-2-1 尺寸图

J2: 模拟、数字信号输入输出连接器

3.3 接口定义

AGND	34	68	AISE
A110	33	67	A111
A11	32	66	A10
A18	31	65	A19
A13	30	64	A12
AGND	29	63	AGND
A15	28	62	A14
A114	27	61	A115
A17	26	60	A16
A112	25	59	A113
AGND	24	58	AGND
A126	23	57	A127
A117	22	56	A116
A124	21	55	A125
A119	20	54	A118
AGND	19	53	AGND
A121	18	52	A120
A130	17	51	A131
A123	16	50	A122
A128	15	49	A129
AGND	14	48	AGND
A00	13	47	A02
A01	12	46	A03
AGND	11	45	AGND
DGND	10	44	DGND
P0.2	9	43	P0.0
P0.3	8	42	P0.1
P0.6	7	41	P0.4
P0.7	6	40	P0.5
DGND	5	39	DGND
PF12	4	38	PF10
PF13	3	37	PF11
PF16	2	36	PF14
PF17	1	35	PF15

图 3-3-1 PCIe5620/4 引脚定义

AGND	34	68	AISE
A110	33	67	A111
A11	32	66	A10
A18	31	65	A19
A13	30	64	A12
AGND	29	63	AGND
A15	28	62	A14
A114	27	61	A115
A17	26	60	A16
A112	25	59	A113
AGND	24	58	AGND
NC	23	57	NC
NC	22	56	NC
NC	21	55	NC
NC	20	54	NC
AGND	19	53	AGND
NC	18	52	NC
NC	17	51	NC
NC	16	50	NC
NC	15	49	NC
AGND	14	48	AGND
A00	13	47	A01
NC	12	46	NC
AGND	11	45	AGND
DGND	10	44	DGND
P0.2	9	43	P0.0
P0.3	8	42	P0.1
P0.6	7	41	P0.4
P0.7	6	40	P0.5
DGND	5	39	DGND
PF12	4	38	PF10
PF13	3	37	PF11
PF16	2	36	PF14
PF17	1	35	PF15

图 3-3-2 PCIe5621/5 引脚定义

AGND	34	68	AISE
A110	33	67	A111
A11	32	66	A10
A18	31	65	A19
A13	30	64	A12
AGND	29	63	AGND
A15	28	62	A14
A114	27	61	A115
A17	26	60	A16
A112	25	59	A113
AGND	24	58	AGND
A126	23	57	A127
A117	22	56	A116
A124	21	55	A125
A119	20	54	A118
AGND	19	53	AGND
A121	18	52	A120
A130	17	51	A131
A123	16	50	A122
A128	15	49	A129
AGND	14	48	AGND
NC	13	47	NC
NC	12	46	NC
AGND	11	45	AGND
DGND	10	44	DGND
P0. 2	9	43	P0. 0
P0. 3	8	42	P0. 1
P0. 6	7	41	P0. 4
P0. 7	6	40	P0. 5
DGND	5	39	DGND
PF12	4	38	PF10
PF13	3	37	PF11
PF16	2	36	PF14
PF17	1	35	PF15

图 3-3-3 PCIe5622/6 引脚定义

AGND	34	68	AISE
A110	33	67	A111
A11	32	66	A10
A18	31	65	A19
A13	30	64	A12
AGND	29	63	AGND
A15	28	62	A14
A114	27	61	A115
A17	26	60	A16
A112	25	59	A113
AGND	24	58	AGND
NC	23	57	NC
NC	22	56	NC
NC	21	55	NC
NC	20	54	NC
AGND	19	53	AGND
NC	18	52	NC
NC	17	51	NC
NC	16	50	NC
NC	15	49	NC
AGND	14	48	AGND
NC	13	47	NC
NC	12	46	NC
AGND	11	45	AGND
DGND	10	44	DGND
P0. 2	9	43	P0. 0
P0. 3	8	42	P0. 1
P0. 6	7	41	P0. 4
P0. 7	6	40	P0. 5
DGND	5	39	DGND
PF12	4	38	PF10
PF13	3	37	PF11
PF16	2	36	PF14
PF17	1	35	PF15

图 3-3-4 PCIe5623/7 引脚定义

表 3-2-1：管脚功能概述

信号名称	管脚特性	管脚功能概述			参考地
AI0～AI31	Input	单端模式	AD模拟量输入端		AGND
		差分模式	AI0～AI7： 差分输入信号正端		
			AI8～AI15： 差分输入信号负端		
			AI16～A23： 差分输入信号正端		
				AI24～AI31： 差分输入信号负端	
AISE	Input	NRSE模式，所有模拟输入信号参考接线端			AGND
AO0～AO3	Output	DA模拟量输出端			AGND
P0.<0..7>	Input/ Output	静态数字量输入/输出			DGND
PFI<0..7>	Input/ Output	静态数字量输入/输出			DGND
		时序输入/ 输出信号	外时钟输入/输出		
			外部数字触发信号输入/输出		
		计 数 器 输 入 控 制/输 出 信 号	CNT0	PFI0： A / SRC PFI1： B / GATE PFI2： Z / AUX PFI3： OUT	
DGND	GND	数字信号地			
AGND	GND	模拟输入信号地			

4 AD 模拟量输入

本章主要介绍 PCIe5620/1/2/3/4/5/6/7 AD 模拟量输入的相关性质, 主要包括 AD 模拟量输入功能框图、信号连接、AD 采集、AD 触发等, 为用户在使用 PCIe5620/1/2/3/4/5/6/7 过程中提供相关参考。

4.1 AD 功能框图

PCIe5620/1/2/3/4/5/6/7 的模拟输入部分主要由 AD 模拟量输入端口、输入选择模块、程控放大器、低通滤波器、模数转换、AD 缓存、触发等组成。

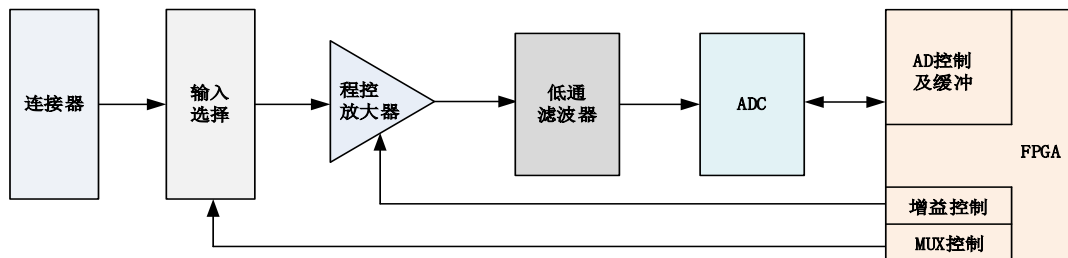


图 4-1-1 AD 功能框图

连接器: AD 模拟量输入端口, 实现相关模拟输入信号的接入。

输入选择: 通过模拟通道选择电路实现将需要采集的通道的模拟信号接入到信号调理电路中。

程控放大: 模拟输入信号经程控放大模块进行放大或衰减, 以确保模数转换的最高精度。

低通滤波: 可有效降低高频噪声并减少频率混叠。

模数转换: 将输入的模拟电压信号转换为数字信号, PCIe5620/1/2/3/4/5/6/7 使用 12 位或 16 位 ADC 实现单通道最高 500KHz 或 250KHz 的采样率。

AD 缓存: FIFO 数据缓存器, 确保模拟输入信号在采集过程中没有数据丢失。

触发: PCIe5620/1/2/3/4/5/6/7 支持软件触发、采样首通道触发 (ATR)、DTR 数字触发。

4.2 AD 校准

PCIe5620/1/2/3/4/5/6/7 模拟量输入校准方式为 AD 软件自动校准。AD 软件自动校准能在不使用任何外部信号、参考电压或测量设备的情况下, 自动测量并校准偏移误差和增益误差。

产品出厂时已经校准, 校准常量被保存在固定的存储区域。

由于误差会随着时间和温度变化, 建议用户需要时重新校准。



在 AD 校准开始前, 请至少将采集卡预热 15 分钟, 且自动校准时, 采集卡不要连接任何外部信号, 即直接将连接到板卡接口的信号线拔下即可。

4.3 AD 数据格式及码值换算

PCIe5620/1/2/3 的输入量程有 $\pm 10V$ 、 $\pm 5V$ 、 $\pm 2.5V$ 、 $0 \sim 10V$, PCIe5624/5/6/7 的输入量程有 $\pm 10V$ 、 $\pm 5V$ 、 $\pm 2V$ 、 $\pm 1V$ 以适应不同的模拟输入信号。



用户若将超出最大模拟输入电压范围的信号连接至板卡会造成数据采集失真甚至设备损坏, 由此造成的损坏本公司不承担任何责任。

4.3.1 AD 双极性模拟量输入的数据格式

表 4-3-1: AD 双极性模拟量输入的数据格式

输入电压值	AD原始码(二进制)	AD原始码(十六进制)	求补后的码(十进制)
正满度	1111 1111 1111 1111	FFFF	65535
正满度-1LSB	1111 1111 1111 1110	FFFE	65534
中间值+1LSB	1000 0000 0000 0001	8001	32769
中间值(零点)	1000 0000 0000 0000	8000	32768
中间值-1LSB	0111 1111 1111 1111	7FFF	32767
负满度+1LSB	0000 0000 0000 0001	0001	1
负满度	0000 0000 0000 0000	0000	0

注：当输入量程为 $\pm 10V$ 、 $\pm 5V$ 、 $\pm 2.5V$ 时，即为双极性输入，下面以标准 C（即 ANSI C）语法公式说明如何将原码数据换算成电压值(单位 V)：

$$\pm 10V \text{ 量程: } \text{Volt} = (20.00/65536) * (\text{ADBuffer}[0] \& 0xFFFF) - 10.00$$

$$\pm 5V \text{ 量程: } \text{Volt} = (10.00/65536) * (\text{ADBuffer}[0] \& 0xFFFF) - 5.00$$

$$\pm 2.5V \text{ 量程: } \text{Volt} = (5.00/65536) * (\text{ADBuffer}[0] \& 0xFFFF) - 2.50$$

4.3.2 AD 单极性模拟量输入的数据格式

表 4-3-2: AD 单极性模拟量输入的数据格式

输入电压值	AD原始码(二进制)	AD原始码(十六进制)	求补后的码(十进制)
正满度	1111 1111 1111 1111	FFFF	65535
正满度-1LSB	1111 1111 1111 1110	FFFE	65534
中间值+1LSB	1000 0000 0000 0001	8001	32769
中间值	1000 0000 0000 0000	8000	32768
中间值-1LSB	0111 1111 1111 1111	7FFF	32767
零点+1LSB	0000 0000 0000 0001	0001	1
零点	0000 0000 0000 0000	0000	0

注：当输入量程为 0~10V 时，即为单极性输入，下面以标准 C（即 ANSI C）语法公式说明如何将原码数据换算成电压值(单位 V)：

$$0 \sim 10V \text{ 量程: } \text{Volt} = (10.00/65536) * (\text{ADBuffer}[0] \& 0xFFFF)$$



① 当用户选择程控增益时，电压值会增大相应的倍数。

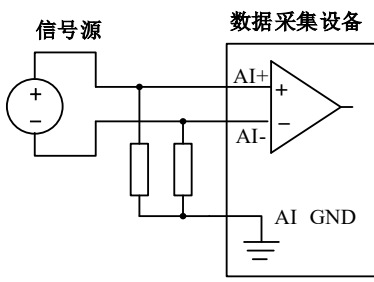
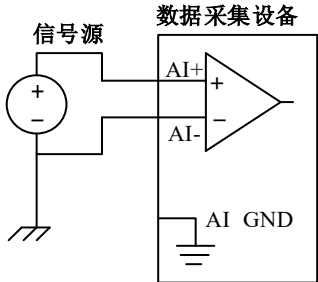
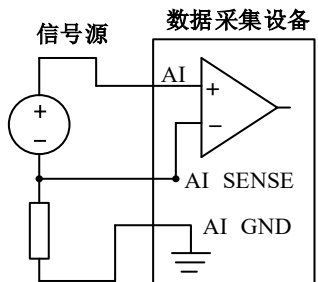
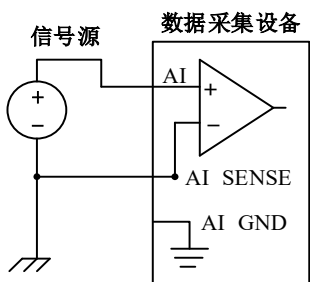
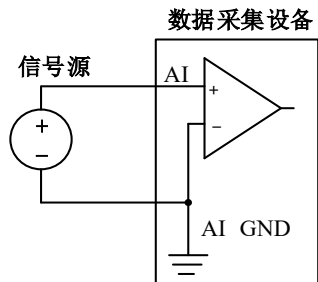
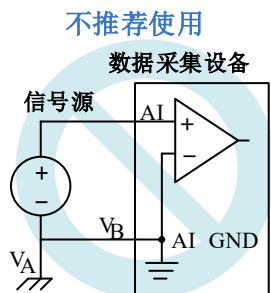
② 在被采信号为一个信号时，使用程控增益可以获得更高的分辨率。

4.4 AD 信号连接

信号源分为：浮接信号源、接地信号源

信号的接线方式分为：差分(DIFF)、无参考地单端(NRSE)、参考地单端(RSE)。

表 4-4-1: 模拟量输入信号连接概述

模拟信号 接地连接方式	浮接信号源	接地信号源
	含义：浮接信号源是指没有与建筑物的接地系统连接，但是有一个隔离参考点的信号源。 ◆ 变压器、热电偶； ◆ 电池设备； ◆ 拥有隔离输出的仪器或者设备	含义：接地信号源是指与地系统连接的信号源，即它本身内部地和建筑物的接地系统是连接的。 ◆ 接入建筑供电系统的仪器和设备的非隔离输出
差分模式 (DIFF)		
无参考地 单端模式 (NRSE)		
参考地 单端模式 (RSE)		不推荐使用 

4.4.1 浮接信号源

浮接信号源是指没有与建筑物的接地系统连接，但是有一个隔离参考点的信号源。拥有隔离输出的仪器或者设备就是一个浮接信号源。常见的浮接信号源有变压器、热电偶、电池供电设备、隔离放大器的输出、光耦隔离器等。



用户在测量浮接信号源时,请务必将信号源的负端连接至 AI GND(直接或经过偏置电阻连接),否则,信号源可能会浮动到采集卡的最大工作电压范围之外,甚至损坏测试设备。

4.4.1.1 差分模式 (DIFF)

(1) 适用场合

当输入通道满足以下任何条件时,推荐使用差分模式连接:

- 输入信号电平较低 ($<1V$)
- 连接信号与设备间的导线长度 $>3m$
- 输入信号需要一个隔离(单独)的地参考点或返回信号
- 信号导线通过的环境较嘈杂
- 模拟输入通道 (AI+、AI-) 都是有效信号

差分连接方式可有效降低噪声干扰和增强共模噪声抑制。

(2) 连接方式

直接连接

对于内阻小于 100Ω 的直流耦合浮接信号源,推荐使用直接连接方式。即将信号源的正端直接连接至 AI+, 将信号源的负端直接连接至 AI- 和 AI_GND, 如图 4-4-1 所示。

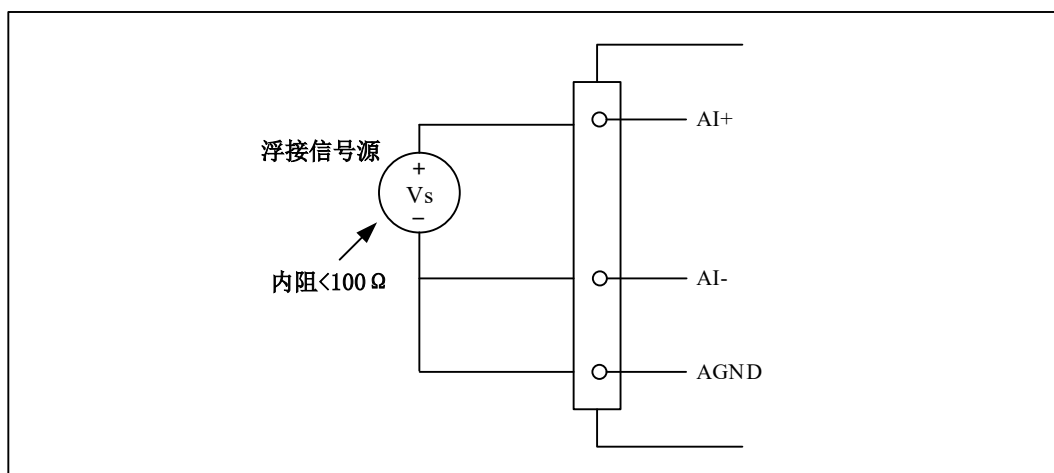


图 4-4-1 浮接信号源差分 (DIFF)连接 -- 直接连接

单个偏置电阻连接

对于内阻较大的浮接信号源,推荐使用单个电阻连接方式。即将信号源的正端直接连接至 AI+, 将信号源的负端直接连接至 AI-, 且需将信号源的负端通过偏置电阻 R 连接至 AI_GND, 其中电阻 R 为信号源内阻的 100 倍, 如图 4-4-2 所示。

当浮接信号源的内阻较大时,会使大部分静电噪声耦合到正极(由于负极和地连接),造成信号的严重失衡。在这种情况下,使用单个电阻连接方式,偏置电阻会使信号路径接近平衡,两端耦合等量的噪声,这样可更好地抑制静电耦合噪声。

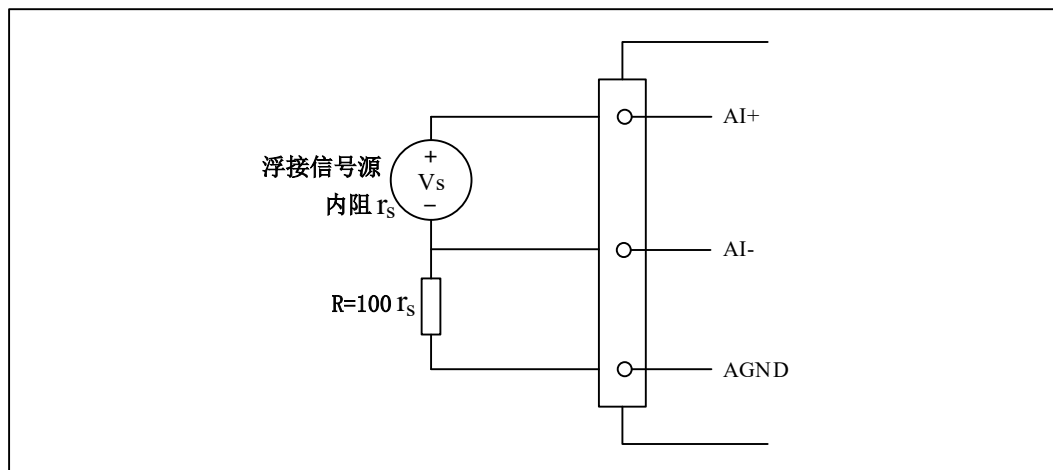


图 4-4-2 浮接信号源差分 (DIFF)连接 -- 单个偏置电阻连接

平衡偏置电阻连接

对于内阻较大的浮接信号源，也可以通过平衡偏置电阻的连接方式平衡信号路径。即在信号源正端与 AI_GND 间增加同样阻值大小的偏置电阻 R ，如图 4-4-3 所示。

在这种情况下，使用平衡偏置电阻连接相比单个偏置电阻连接可提供略好的噪声抑制，但会降低信号源的带载能力并引入增益误差。例如，源阻抗是 2K 欧姆，这两个电阻分别是 100K 欧姆，因此负载电阻为 200K 欧姆并产生-1%的增益差。

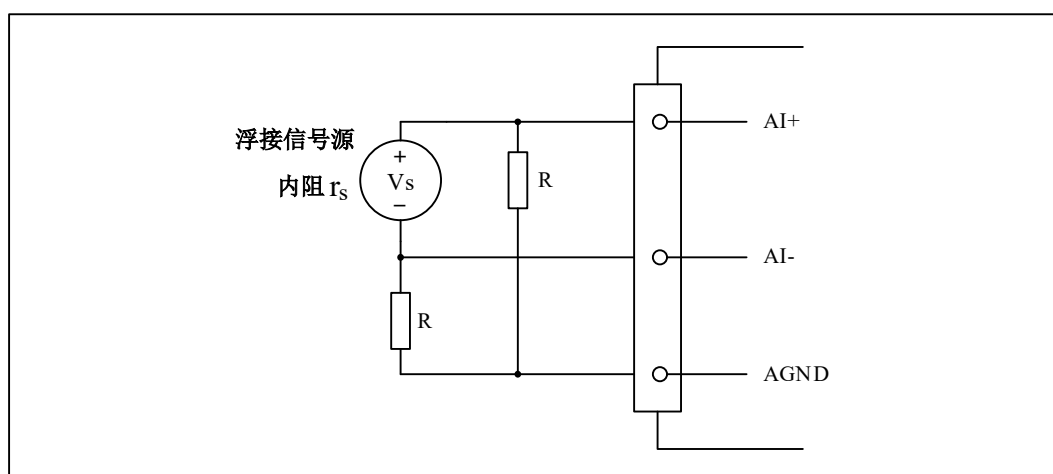


图 4-4-3 浮接信号源差分 (DIFF)连接 -- 平衡偏置电阻连接

交流耦合信号源连接

对于交流耦合（电容耦合）的浮接信号源，若信号源内阻较小，可以选择一个阻值范围在 $100\text{k}\Omega \sim 1\text{M}\Omega$ 的偏置电阻，并将电阻两端分别连接至信号源正端及 AI_GND，同时将信号源负端连接至 AI_GND。选择阻值范围在 $100\text{k}\Omega \sim 1\text{M}\Omega$ 的偏置电阻，即不会影响到带载能力，也不能因为输入偏置电流而产生明显的输入偏置电压。如果信号源的输出阻抗较大，可以选用上述平衡偏置电阻连接的方式，如图 4-4-4 所示，此种连接方式同样会降低信号源的带载能力并引入增益误差。

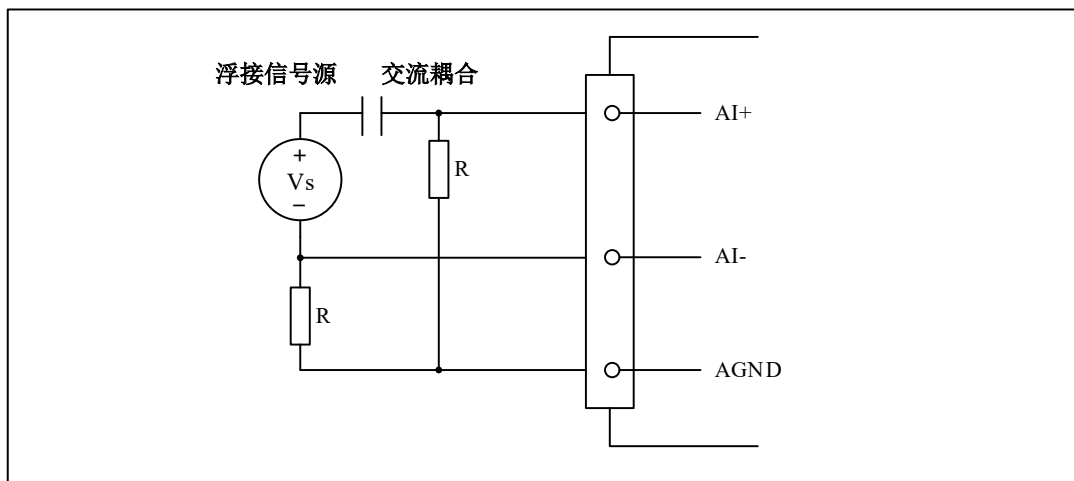


图 4-4-4 浮接信号源差分 (DIFF)连接 -- 交流耦合信号源平衡偏置电阻连接

4.4.1.2 无参考地单端模式 (NRSE)

(1) 适用场合

当输入通道满足以下任何条件时，推荐使用无参考地单端模式连接：

- 输入信号电平较高 ($>1V$)
- 连接信号与设备间的导线长度 $<3m$
- 输入信号与其它信号共用一个参考点

该连接方式相比差分模式会在待测信号中引入更多电磁噪声。

(2) 连接方式

浮接信号源无参考地单端模式连接方式与浮接信号源差分模式相似，只需用 AI_SENSE 替代原图中的 $AI-$ 即可，其中关于偏置电阻 R 的取值与浮接信号源差分模式相同。

4.4.1.3 参考地单端模式 (RSE)

(1) 适用场合

当输入通道满足以下任何条件时，推荐使用参考地单端模式连接：

- 输入信号能够共享一个公共参考点， $AI\ GND$ ，其他信号用 RSE
- 输入信号电平较高 ($>1V$)
- 连接信号与设备间的导线长度 $<3m$

对于任何输入信号不符合上述条件的，差分输入连接具有更高的信号完整性。

(2) 连接方式

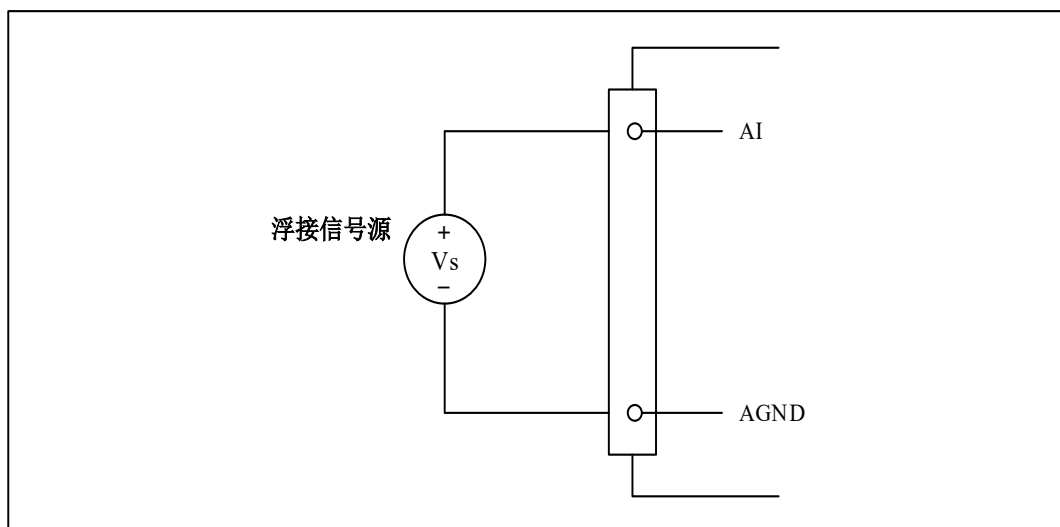


图 4-4-5 浮接信号源的参考地单端（RSE）连接

4.4.2 接地信号源

接地信号源是指与地系统连接的信号源，即它本身内部地和建筑物的接地系统是连接的。

假定测量设备与信号源接入到同一个供电系统的条件下，信号源已经连接到与设备相关的公共接地点。则接入建筑供电系统的仪器和设备的非隔离输出都属于接地信号源。

连接到同一个建筑供电系统的两个仪器，地之间的电势差通常在 1 到 100mV 之间。如果配电线路连接不合理，这个差值会更大，在数据采集系统中此差值就表现为测量误差。遵循接地信号源的连接说明可消除被测信号的地电势差。



①用户在测量接地信号源时，不推荐使用参考地单端模式连接相关待测信号，可以选用差分或无参考地单端的连接模式。

②模拟输入信号需控制在正常量程范围内，否则会对设备造成损坏。由此造成的损坏本公司不承担任何责任。

4.4.2.1 差分模式（DIFF）

(1) 适用场合

当通道满足以下任何条件时，推荐使用差分模式（DIFF）连接：

- 输入信号电平较低（<1V）
- 连接信号与设备间的导线长度>3m
- 信号导线通过的环境较嘈杂
- 有两路有效的模拟输入通道（AI+、AI-）

该连接方式可有效降低噪声干扰并增强共模噪声抑制。

(2) 连接方式

连接方式如下图 4-4-6 所示，图中 V_{cm} 为共模噪声和信号源地与设备地间的接地环路电势差，差分连接方式可有效抑制存在的共模噪声及接地电势差。

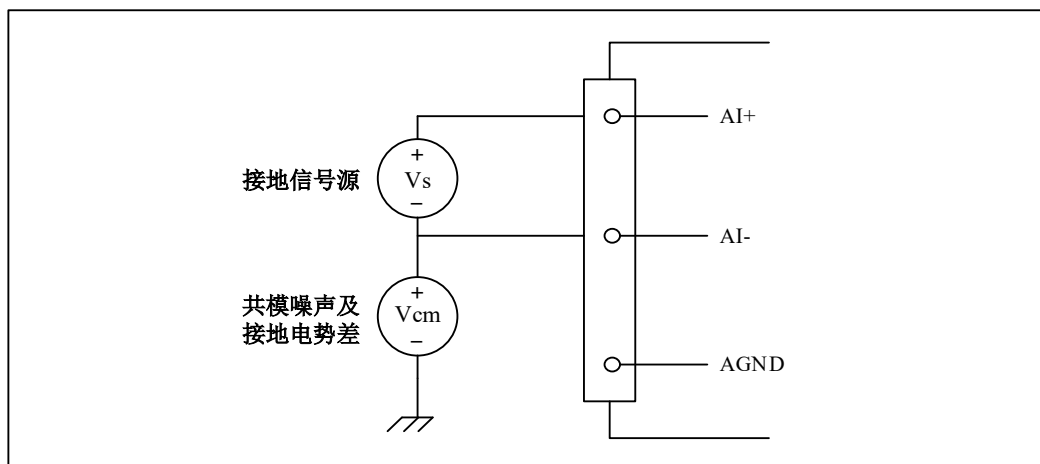


图 4-4-6 接地信号源的差分（DIFF）连接

4.4.2.2 无参考地单端模式（NRSE）

(1) 适用场合

当通道满足以下任何条件时，推荐使用无参考地单端模式连接：

- 输入信号电平较高（>1V）
- 连接信号与设备间的导线长度 < 3m
- 输入信号与其它信号共用一个参考点

无参考地单端模式相比差分模式会在待测信号中引入更多电磁噪声。

(2) 连接方式

对于接地信号源单端信号的测量，必须采用无参考地单端模式（NRSE）连接，以避免接地环路电势差叠加至待测信号，引入测量误差。如图 4-4-7 所示，图中 V_{cm} 为共模噪声及信号源地与设备地间的接地环路电势差。

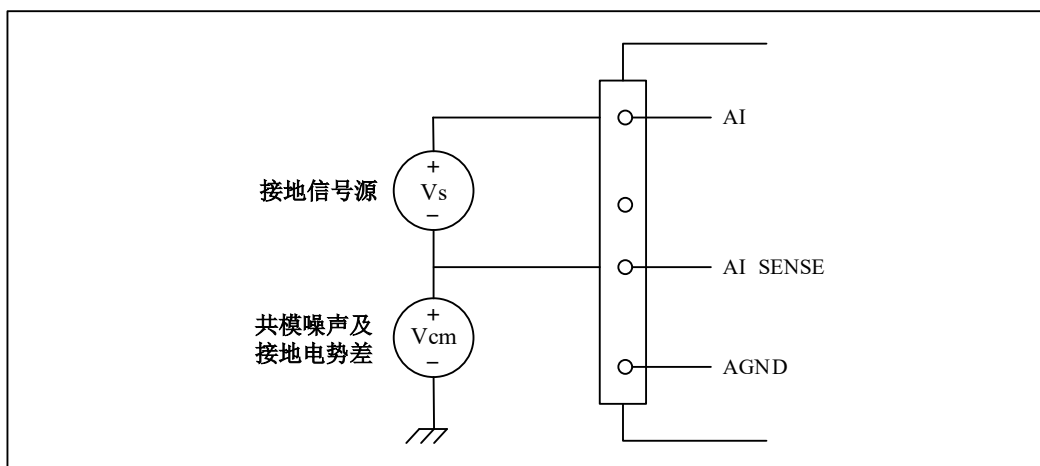


图 4-4-7 接地信号源的无参考地单端（NRSE）连接

4.5 AD 数据采集注意事项

PCIe5620/1/2/3/4/5/6/7 可以高速扫描模拟输入通道，实现高精度采集。但使用过程中会有一些因素增加系统的建立时间，降低系统测量的准确性。建立时间是指输入信号经 ADC 采样之前，程控放大器将输入信号放大至合适的量程范围内所需要的时间。

用户需注意以下几点，以确保高精度采集的实现。

4.5.1 使用低阻抗信号源

使用低阻抗信号源，可以缩短程控放大器建立时间，提高系统精确度，建议用户使用阻抗小于 $1K\Omega$ 的信号源。如果用户的信号源为高阻抗信号源，可通过降低采样率或使用一个外部电压跟随来缩短系统的建立时间，使精确度得以提高。

4.5.2 使用高质量电缆

使用高质量电缆可以最大限度地提高精确度，减小串扰、传输线效应和噪声等几个方面的影响。建议用户使用具有良好屏蔽效果的电缆。

4.5.3 降低相邻通道间的电压差

一般情况下，当程控放大器从一个小的输入范围切换到较大的输入范围，并不需要多余的建立时间。但当程控放大器从一个大的输入范围切换到较小的输入范围，建立时间被延长，精确度降低。为此用户应避免这种效果，精心选择接入的信号使相邻通道间的电压范围变小。

4.5.4 在相邻信号通道间插入地信号

在相邻通道间插入地信号，也可缩短建立时间。因为输入信号接地，程控放大器会更快的调整新的输入范围。

4.5.5 选择合适的采样速率

在低速采集系统中，程控放大器可通过降低噪声来增加精度。在高速采集系统中，更多采样点平均分配，采样结果会更加精确。用户需根据实际需求选择合适的采样速率。

4.6 AD 单通道与多通道数据采集排列方式

4.6.1 单通道数据采集排列方式

当采样通道总数等于1时，则为单通道采集。

4.6.2 多通道数据采集排列方式

当采样通道总数大于1时，则为多通道采集。多通道采集时各通道数据（设定的采集通道）采用顺序排列的方式依次进行排放，数据传输时将采集的数据打包上传。

如果用户使能所有通道，因每个16Bit采样数据点均由1个字(即两个字节)构成，则数据排列方式：

0通道第一个采样点、1通道第一个采样点.....15通道第一个采样点

0通道第二个采样点、1通道第二个采样点.....15通道第二个采样点

.....依次类推。

如果用户使能0、4、7通道，则数据排列方式：

0通道第一个采样点、4通道第一个采样点、7通道第一个采样点

0通道第二个采样点、4通道第二个采样点、7通道第二个采样点

.....依次类推。

4.7 AD 内时钟和外时钟功能

4.7.1 内时钟功能

AD 内时钟功能是根据用户指定的分频数将板载时钟振荡器经板载逻辑控制电路分频后产生的时钟信号去定时触发 AD 进行转换。

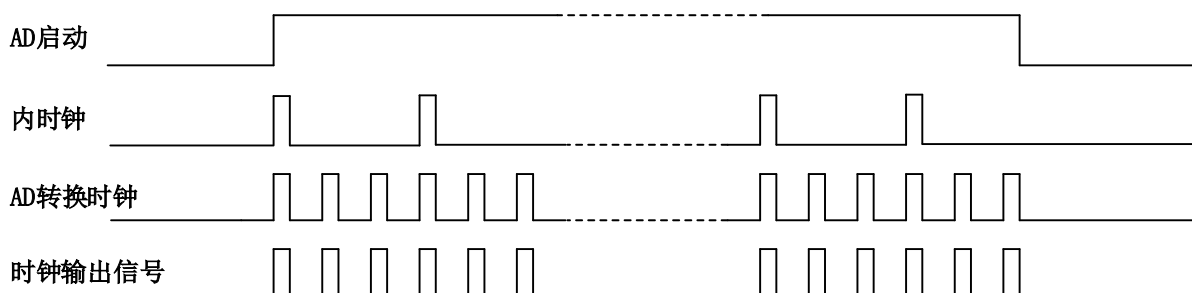


图 4-7-1 内时钟时序图

4.7.2 外时钟功能

AD 外时钟功能是指使用板外时钟信号来定时触发 AD 进行转换。

该时钟信号通过板外时钟输入管脚接入。板外时钟信号可以是另外一块板卡的时钟输出，也可以是其他设备如时钟频率发生器等。

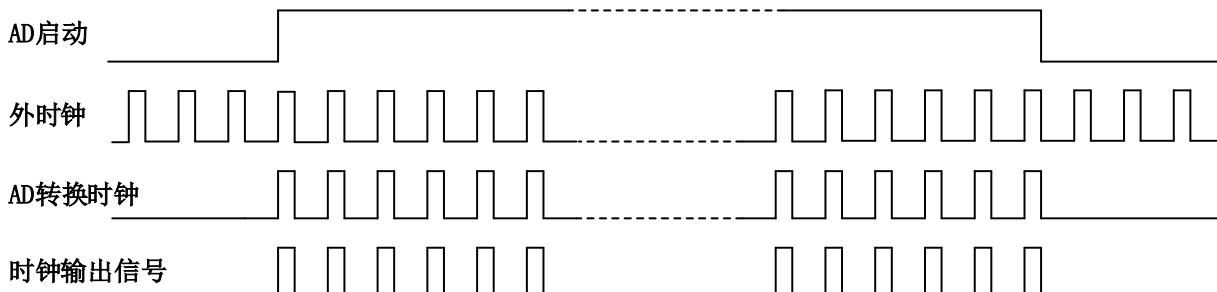


图 4-7-2 外时钟时序图

4.7.3 时钟输入输出的连接

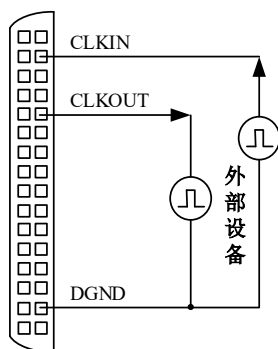


图 4-7-3 时钟输入输出的连接

4.8 AD 采样

本板卡 AD 采样支持按需单点采样、有限点采样、连续采样。

4.8.1 按需单点采样

按需单点采样可简单、方便的实现各通道单个点的采样，如图 4-8-1 所示。

按需单点采样功能是指用户根据需求，随时可以获取各通道一个采样点的功能。该功能主要针对简单采样或采样实时性要求较高、数据量很少且采样时间不确定的应用中。采集实时性较高可方便的用于 PID、PLC 等实时快速的伺服闭环控制系统等场合。用户在每发出单点的读命令后，设备快速的完成一次采集，各通道采集一个点，之后将采集的 AD 数据迅速的传给 PC 机。

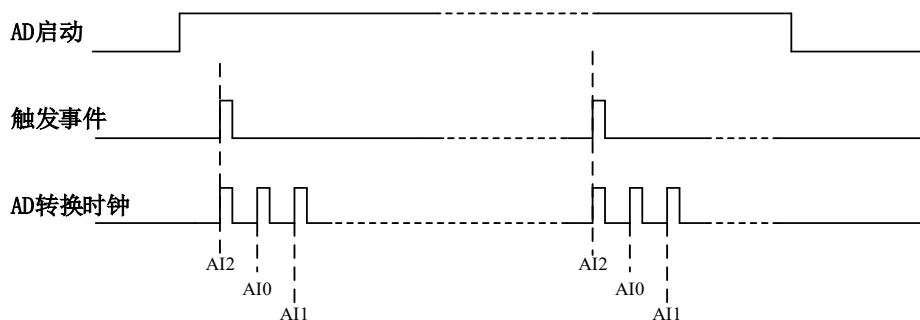


图4-8-1 按需单点采集

在按需单点采样模式下，AD 启动并被触发后，以 AD 内时钟频率作为采样时钟，按照预设的通道 AI2、AI0、AI1 顺序扫描采集，每通道各采集一个点，数据采集完成后将其传输到 PC 机完成一次单点采样。



- ① 在按需单点采样下，AD 转换频率受控于 AD 最大采样频率及用户的单点读命令等。
- ② 在按需单点采样下，时钟输出 CLKOUT 无效。

4.8.2 有限点采样

有限点采样功能是指 AD 在采样过程中每相邻两个采样点的时间相等，采集过程中不停顿，实现各通道采样预设的点数，如图 4-8-2 和图 4-8-3 所示。

有限点采样可应用在已知采样总点数或采样总时间的采样任务中，尤其是用于带有触发的采样任务中。例如：需要在触发信号开始之后采集 2 秒钟长度的数据，使用有限点采样方式可方便的实现此需求。使用有限点采样时，需指定各通道的采样长度，或将需要采集的时间根据采样速率转换为各通道的采样长度。

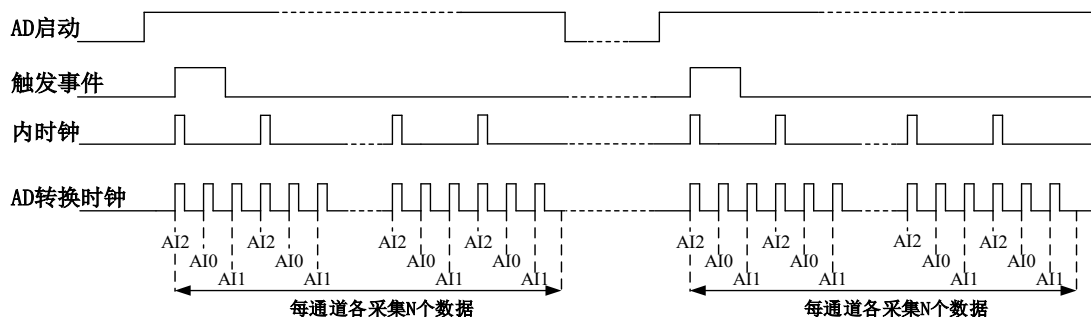


图 4-8-2 内时钟有限点采样

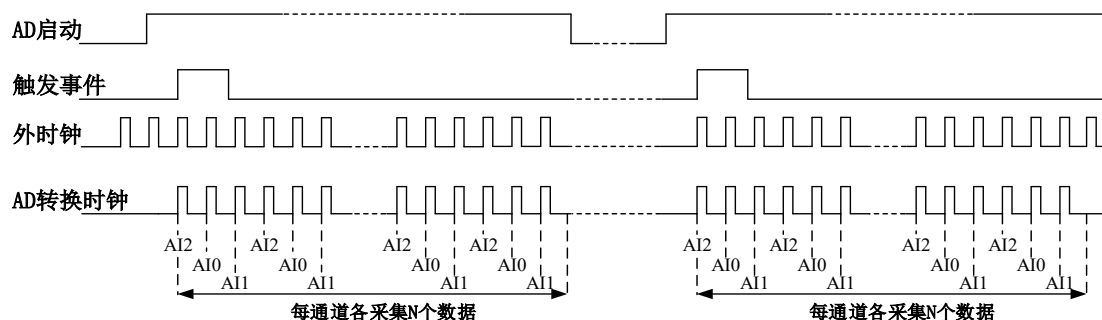


图4-8-3 外时钟有限点采样

在有限点采样模式下，AD 启动并被触发后，以预设的内时钟（图 4-8-2）或外时钟（图 4-8-3）作为 AD 采样时钟，按照预设的通道 AI2、AI0、AI1 顺序扫描采集，采集完成后，继续扫描采集 AI2、AI0、AI1，以此循环直到各通道采集完预设点数时自动停止采集。若再次启动 AD 采集，重复上述动作直至自动停止采集。



- ① 在内时钟有限点采样模式下，AD 转换频率为设置的内时钟频率。
- ② 在外时钟有限点采样模式下，AD 转换频率为外时钟频率，其频率不能大于 AD 的最大采样频率。

4.8.3 连续采样

连续采样功能是指 AD 在采样过程中每相邻两个采样点的时间相等，采集过程中不停顿，连续不间断的采集数据，直到采样任务停止。如图 4-8-4 和图 4-8-5 所示。

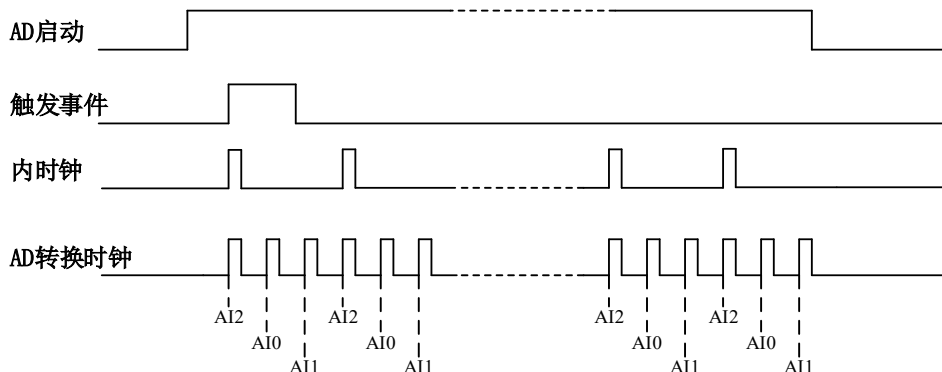


图4-8-4 内时钟连续采样

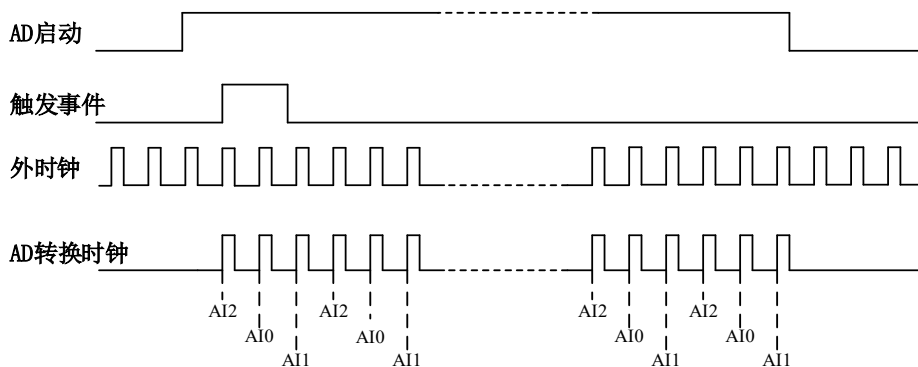


图4-8-5 外时钟连续采样

在连续采样模式下，AD 启动并被触发后，以预设的内时钟（图 4-8-4）或外时钟（图 4-8-5）作为 AD 采样时钟，按照预设的通道 AI2、AI0、AI1 顺序扫描采集，采集完成后，继续扫描采集 AI2、

AI0、AI1，以此循环直到用户停止 AD 采集。



- ① 在内时钟连续采样模式下，AD 转换频率为设置的内时钟频率。
- ② 在外时钟连续采样模式下，AD 转换频率为外时钟频率，其频率不能大于 AD 的最大采样频率。

4.9 AD 触发功能

4.9.1 触发信号的连接

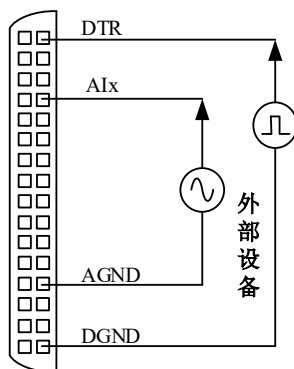


图 4-9-1 触发信号连接

4.9.2 AD 触发功能框图

PCIe5620/1/2/3/4/5/6/7 支持软件触发、采样首通道触发(ATR)、数字触发。各种触发源通过软件选择。

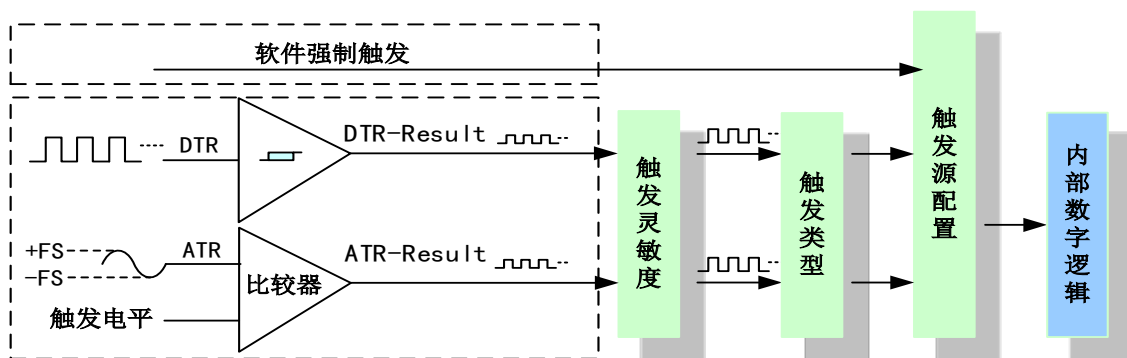


图 4-9-2 AD 触发功能框图



当用户使能采样首通道触发（ATR）、外部数字DTR触发、软件强制触发时，各触发信号满足触发条件即可生效，各触发为或的关系。

理想中的ATR和DTR信号是没有抖动的。但实际中的ATR和DTR信号会有很大的抖动，设置触发灵敏度可以很好的抑制抖动。如下图4-9-3所示：

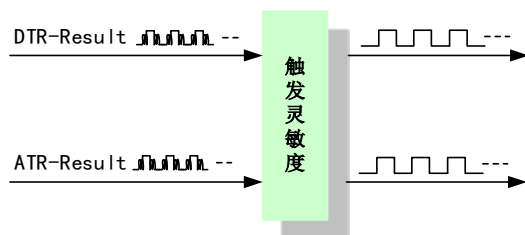


图 4-9-3 触发灵敏度

4.9.3 软件触发功能

在软件触发采集模式下，点击“开始采集”按钮，AD 并不立刻采集数据，而是要等待软件触发信号到来后才开始采集数据，如图 4-9-4 所示。

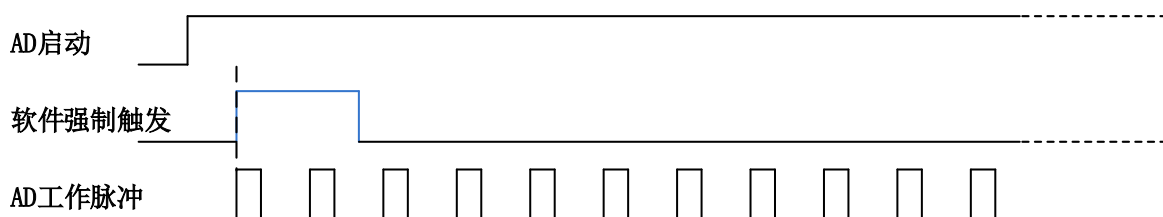


图4-9-4 AD软件触发

4.9.4 模拟触发功能

模拟触发是将一定范围内变化的模拟信号作为触发源。该触发源信号通过采样首通道(AIx)接入，与预设触发电平信号进入比较器进行高速比较。比较器输出高低电平来触发 AD 采集，如图 4-9-5 所示。

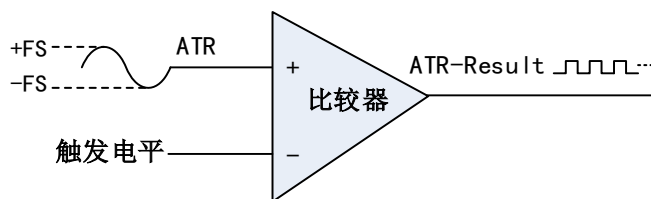


图4-9-5 比较器

4.9.4.1 边沿触发功能

模拟触发的边沿触发是根据触发源信号相对于触发电平的变化特征来触发 AD 采集的。即利用模拟比较器输出结果的边沿信号作为触发条件。

模拟触发方向可分为：下降沿触发、上升沿触发、变化触发。

以下降沿触发为例来说明，具体过程如图 4-9-6 所示。上升沿触发、变化触发不再陈述。

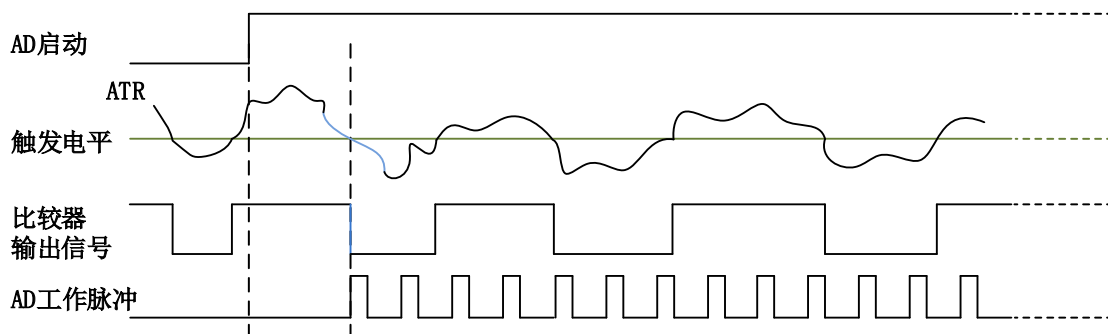


图 4-9-6 模拟触发--下降沿触发

当触发方向选择下降沿触发时，点击“开始采集”按钮，AD 并不立刻采集数据，当模拟触发源信号从大于触发电平变化至小于触发电平时，AD 立刻开始采集数据，直到用户点击“停止采集”按钮时停止。

4.9.5 数字触发功能

4.9.5.1 边沿触发功能

数字触发的边沿触发是根据触发源信号的变化特征来触发 AD 采集的，即利用触发源信号的边沿信号作为触发条件。该触发源信号通过数字外触发输入管脚 DTR 接入。

数字触发方向可分为：下降沿触发、上升沿触发、变化触发。

以下降沿触发为例来说明，具体过程如图 4-9-7 所示。上升沿触发、变化触发不再陈述。

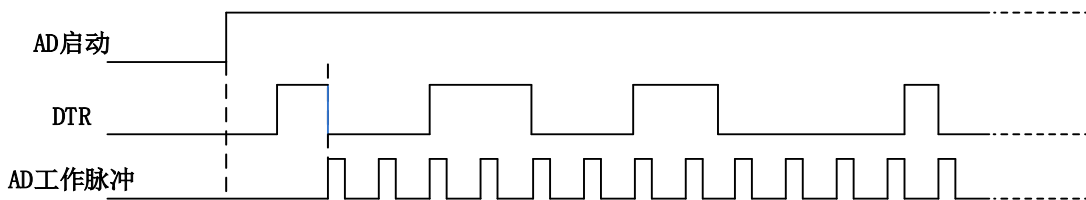


图 4-9-7 数字触发--下降沿触发

当触发方向选择下降沿触发时，点击“开始采集”按钮，AD 并不立刻采集数据，当数字触发源信号从高电平变为低电平时，即数字触发源信号出现下降沿时，AD 立刻开始采集数据，直到用户点击“停止采集”按钮时停止。

4.10 多卡同步的实现方法

PCIe5620/1/2/3/4/5/6/7多卡同步可以有三种方案，第一：采用主从卡级联，第二：采用共同的外触发，第三：采用共同的外时钟。

采用主从卡级联时，置主卡为内时钟源模式，选择允许时钟输出，从卡为外时钟源模式，连接好被采信号，按图 4-10-1 连接主从卡。先启动所有从卡，由于主卡没有被启动，此时主卡没有输出时钟信号，所以从卡进入等待状态，直到主卡被启动时所有板卡才开始同时动作。这种连接方式实现了多卡同步启动的功能。

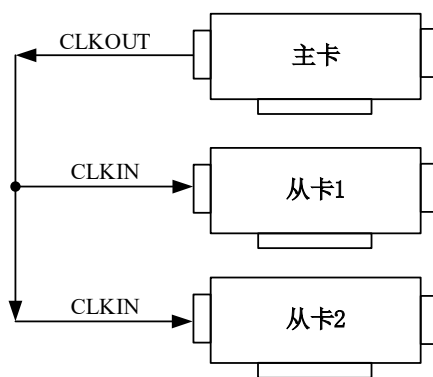


图 4-10-1 主从卡级联

采用共同的外触发时，置触发模式为硬件外触发模式，触发源为 DTR，且所有板卡的所有配置参数应保持一致。连接好被采信号，若触发源为 DTR，则所有板卡从 DTR 管脚接入同一个触发信号。启动所有板卡，此时采集卡并不采集，进入等待状态，直到触发信号满足条件时所有板卡才开始同时动作。这种连接方式实现了多卡同步启动的功能。

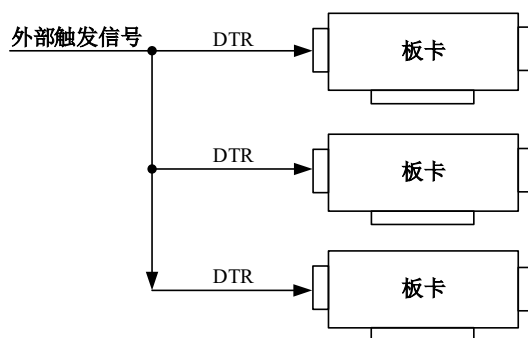


图 4-10-2 共同的外触发

采用共同的外时钟时，置时钟源为外部时钟源，且所有板卡的所有配置参数应保持一致。连接好被采信号，启动所有板卡，此时采集卡并不采集，进入等待状态，直到外部时钟信号接入时所有板卡才开始同时动作。这种连接方式实现了多卡同步启动的功能。

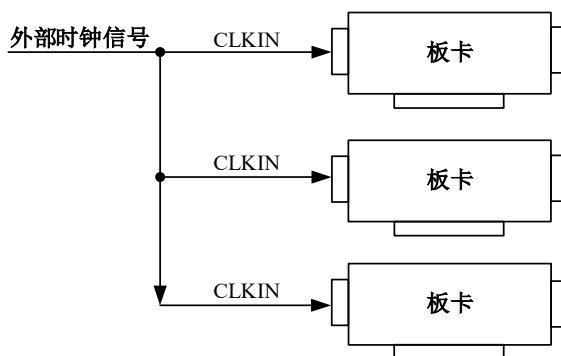


图 4-10-3 共同的外时钟

5 DA 模拟量输出

本章主要介绍 PCIe5620/1/4/5 DA 模拟量输出的相关性质，主要包括 DA 模拟量输出功能框图、DA 信号连接、DA 触发等，为用户在使用 PCIe5620/1/4/5 过程中提供相关参考。

5.1 DA 功能框图

PCIe5620/1/4/5 的模拟输出部分主要由放大器、数模转换模块、AO 控制逻辑等组成。

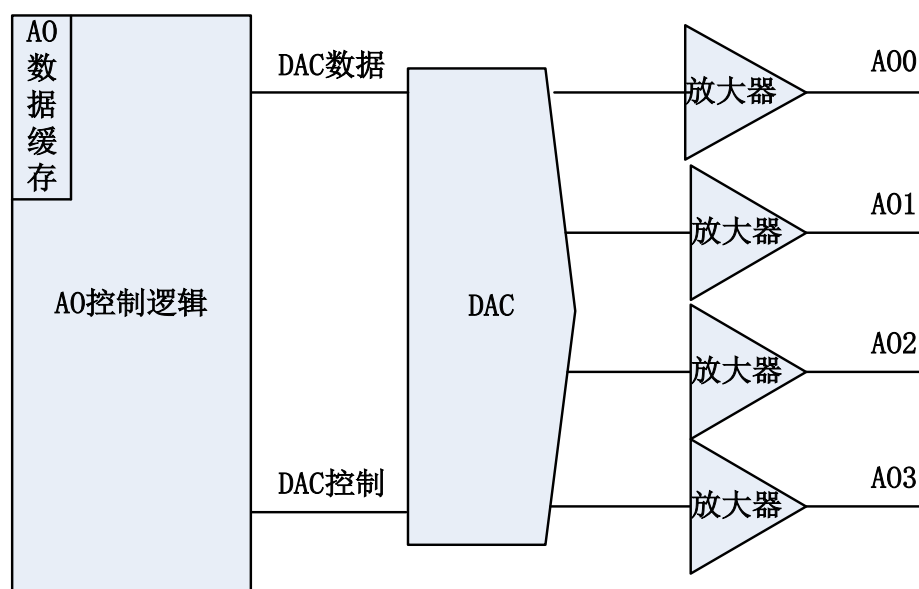


图 5-1-1 DA 功能框图

5.2 DA 信号连接

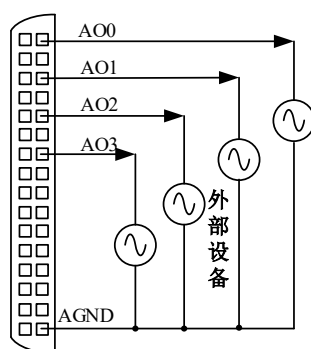


图5-2-1 DA模拟量输出连接

5.3 DA 校准

DA 校准为软件自动校准。



先进行 AD 校准后，再进行 DA 校准，否则校准结果并不准确。

5.4 DA 数据格式及码值换算

PCIe5620/1/4/5 DA 模拟量输出量程有 $\pm 10V$ 。

5.4.1 DA 双极性模拟量输出的数据格式

表 5-4-1: DA 双极性模拟量输出的数据格式

输入	DA原始码(二进制)	DA原始码(十六进制)	DA原始码(十进制)
正满度	1111 1111 1111 1111	FFFF	65535
正满度-1LSB	1111 1111 1111 1110	FFFE	65534
中间值+1LSB	1000 0000 0000 0001	8001	32769
中间值(零点)	1000 0000 0000 0000	8000	32768
中间值-1LSB	0111 1111 1111 1111	7FFF	32767
负满度+1LSB	0000 0000 0000 0001	0001	1
负满度	0000 0000 0000 0000	0000	0

注明：当输出量程为 $\pm 10V$ 时，即为双极性输出。假定输出的电压值为 Volt(单位为 mV)，写向设备的 DA 原始码为 nDADData，则换算关系如下：

$\pm 10V$ 量程时：nDADData = Volt/ 20000.00/65536) + 32768;

将换算得到的 nDADData 作为 WriteDeviceProDA()函数的第二个参数传递下去，即可实现相应电压值的输出。

5.5 DA 内时钟与外时钟功能

详见《[AD 内时钟和外时钟功能](#)》章节中的内时钟和外时钟功能。



当使用外时钟进行 DA 转换时，各通道实际转换速率 = 外时钟频率。

如：使能两个通道，各以 100KSPS 采样率输出时，外时钟频率为 100KHz。

5.6 DA 采样

本板卡 DA 采样支持按需单点采样、有限点采样、连续采样，详见《AD 采样》章节。在连续采样模式下，用户可选择波形，并可通过设置波形频率、幅度、偏移、相位、占空比以输出满足要求的信号。



在单点采样模式下，触发事件无效，DA 启动即可输出恒定电压值。

5.7 DA 触发功能

详见《[AD 触发功能](#)》章节。

6 计数器

本章主要介绍 PCIe5620/1/2/3/4/5/6/7 计数器的相关性质，主要包括边沿计数、频率测量、半周期测量、脉宽测量、两边沿间隔测量、编码器、脉冲输出、开关量输入输出等，为用户在使用 PCIe5620/1/2/3/4/5/6/7 过程中提供相关参考。

- 边沿计数

在边沿计数应用中，计数器使能后会对源端（SRC）脉冲沿进行计数，用户可以配置计数的有效脉冲沿（上升沿或下降沿），同时也可以控制计数方式（加计数、减计数或外部控制）。外部控制由 AUX 端控制，高电平加计数，低电平减计数。

- 频率测量

在频率测量应用中，低频、高频、大范围，各种测试方法不一样。低频测量时，被测信号由 GATE 端接入；高频测量时，被测信号由 SRC 端接入；大范围测量时，被测信号由 SRC 端接入。

- 半周期测量

在半周期测量应用中，被测信号由 GATE 端接入，计数器使能后将对信号半周期进行测量。

- 脉宽测量

在脉宽测量应用中，被测信号由 GATE 端接入，计数器使能后将对信号脉宽进行测量。

- 两边沿间隔测量

两信号边沿间隔测量类似于脉冲宽度测量，该测量应用中包含两个测量信号，第一个信号从 SRC 接入，第二个信号由 GATE 接入，通过软件可配置开始或停止边沿(上升沿或下降沿)。

- 编码器

用户可利用编码器功能对正交编码器或双脉冲编码器或单脉冲编码器计数进行测量，编码器输入计数测量中，需要三路输入信号，分别由 A、B、Z 端口接入。

- 脉冲输出

在脉冲输出功能应用中，使用 OUT 端口作为脉冲输出端口，其余通道将被配置为输入端口可用于采样时钟源输入或触发源输入。

6.1 边沿计数

边沿计数是设备使用计数器得到上升沿和下降沿个数。

在边沿计数应用中，计数器使能后会对输入信号脉冲沿进行计数，用户可以配置计数的有效脉冲沿（上升沿或下降沿），同时也可以控制计数方式（加计数或减计数）。计数器的数值可以通过软件读取或通过采样时钟获取。

6.1.1 计数方向控制

- 始终加计数；
- 始终减计数；
- 外部控制计数，当其输入端 AUX 为高时加计数，反之减计数。

6.1.2 计数门控控制

- 当门控信号 GATE 为低电平时禁止计数；当门控信号 GATE 为高时，允许计数。

6.1.3 边沿计数

边沿计数：计数器使能后对输入信号脉冲沿进行计数。

图 5-1-1 为边沿加计数上升沿有效示意图，其他方式不再陈述。

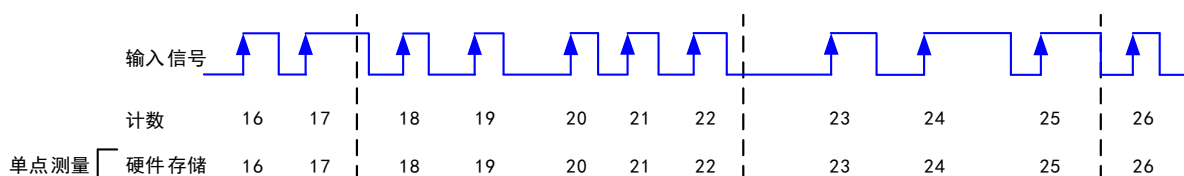


图 6-1-1 边沿加计数上升沿有效示意图



为保证所获得的计数值准确，用户需在计数器开始对输入信号计数之后，再通过采样时钟读取当前计数值。

6.2 频率测量

用户可以通过计数器实现对特定信号频率的测量。

频率测量方法根据实际应用的不同主要包括下述几个：

6.2.1 利用单个计数器测量低频信号

该测量方法是通过一个已知频率的时基信号对输入信号进行测量，适用于中低频信号。

测量时，计数器对输入信号的单个周期进行计数，计数停止后，计数值存储至硬件寄存器。

图 6-2-1 为低频信号频率测量上升沿有效示意图，其他有效边沿不再陈述。

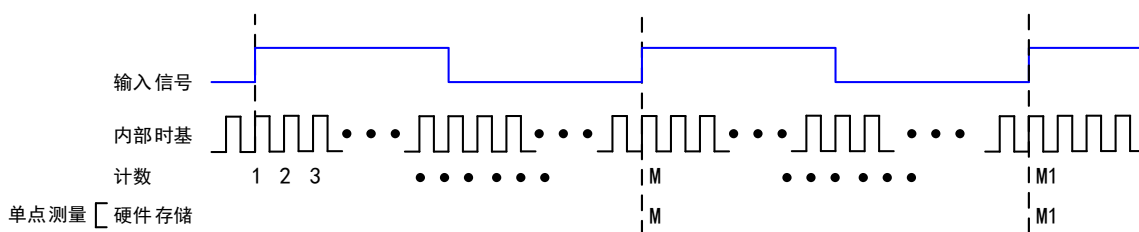


图 6-2-1 低频信号频率测量上升沿有效示意图

信号频率 = 内部时基频率 / 计数值 M。

6.2.2 利用双计数器测量高频信号

该测量方法将使用两个计数器，在指定的测量时间内对信号的脉冲进行计数。本卡测量时间最小单位 1ms，最大 40s，适用于高频信号。

测量时，计数器对输入信号的单个周期的有效边沿进行计数，计数停止后，计数值存入缓存(两个采样深度)。

图 6-2-2 为高频信号频率测量上升沿有效示意图，其他有效边沿不再陈述。

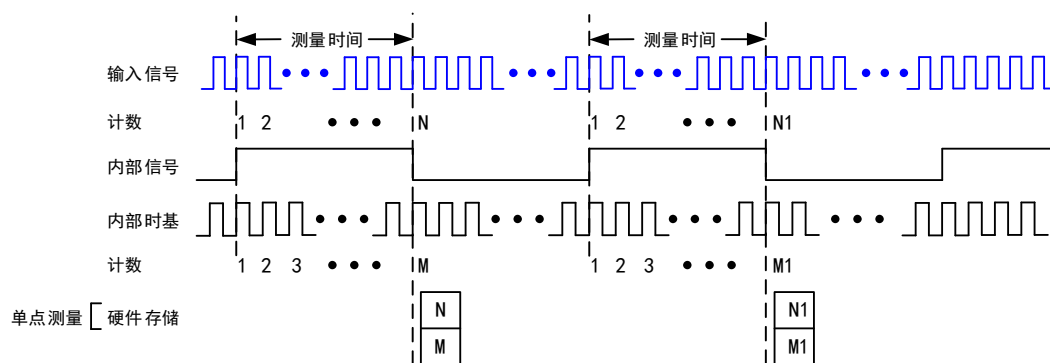


图 6-2-2 高频信号频率测量上升沿有效示意图

信号频率 = 计数值 N / 测量时间

测量时间 = 计数值 M / 内部时基频率。

6.2.3 利用双计数器测量大范围信号

该测量方法将使用两个计数器，使用一个计数器将输入信号的频率除以除数，生成一个计数器更易于测量的 Divided Down 信号，然后通过内部时基信号对该脉冲信号进行测量。因此需要设置除数。除数设置范围 ≥ 4 。

测量时，计数器对输入信号的单个周期的有效边沿进行计数，计数停止后，计数值存储至硬件寄存器。

图 6-2-3 为大范围信号频率测量上升沿有效示意图，下降沿有效不再陈述。

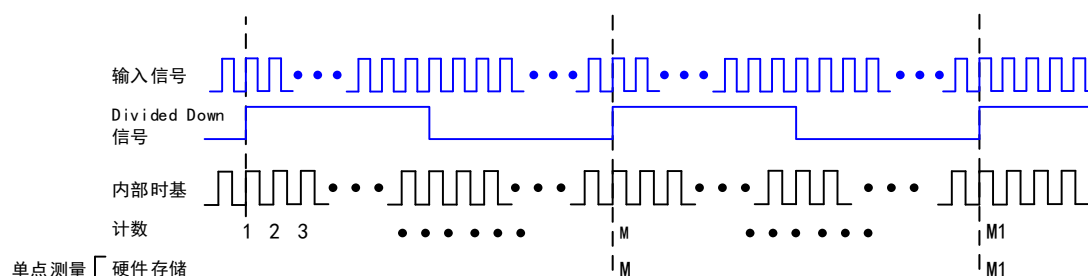


图 6-2-3 大范围信号频率测量上升沿有效示意图

信号频率 = 内部时基频率 / 计数值 M * 除数。

6.3 半周期测量

半周期测量是测量连续高低时间交替边沿之间的时间间隔。

测量时，计数器对输入信号的半周期进行计数，计数停止后，计数值存储至硬件寄存器。

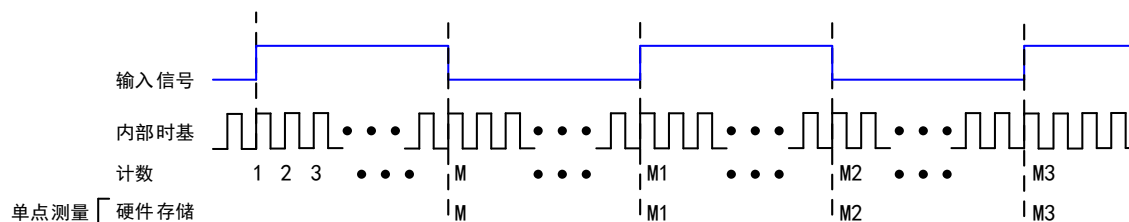


图 6-3-1 半周期示意图

半周期值 = 计数值 M / 内部时基频率。

6.4 脉宽测量

脉宽测量是对从上升沿到下降沿，或下降沿到上升沿的时间间隔进行测量。

测量时，计数器对输入信号的单个有效脉冲进行计数，计数停止后，计数值存储至硬件寄存器。

图 6-4-1 为脉宽测量上升沿有效示意图，下降沿有效不再陈述。

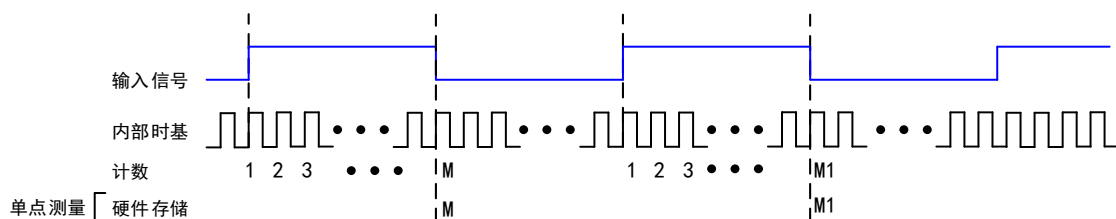


图 6-4-1 脉宽测量上升沿有效示意图

脉冲宽度值 = 计数值 M / 内部时基频率。

6.5 两边沿间隔测量

两边沿间隔测量是测量一个数字信号的上升沿或下降沿与另一个数字信号的上升沿或下降沿之间的时间。

测量时，计数器使能后，在第一个信号的有效边沿开始计数，第二个信号的有效边沿停止计数，并将计数值存储至硬件寄存器。

图 6-5-1 为两输入信号均上升沿有效示意图，其他有效边沿不再陈述。

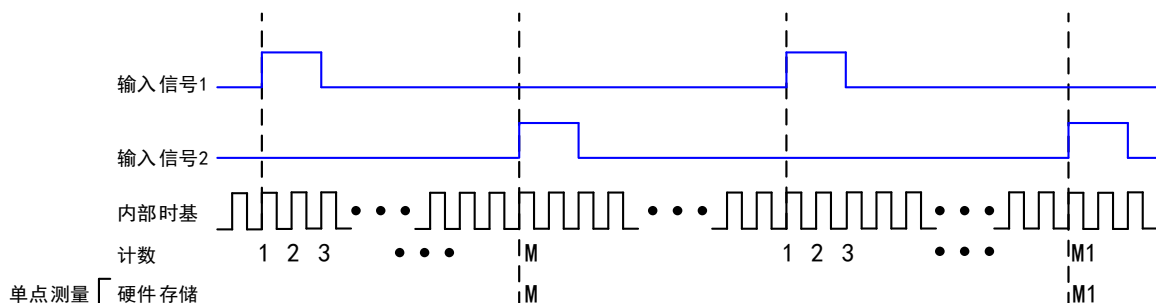


图 6-5-1 两边沿均上升沿有效示意图

两边沿间隔 = 计数值 M / 内部时基频率。

6.6 编码器

编码器可将线性或旋转位移转换为数字或脉冲信号。用户通过计数器可以实现基于正交编码器或双脉冲、单脉冲编码器的位置测量。通过 X1、X2 和 X4 角度编码器，实现对角位置的测量；通过双脉冲、单脉冲编码器可实现对线性位置的测量。



编码器的单点测量与缓冲测量同计数器其他方式相同，在此不再陈述。

6.6.1 利用正交编码器测量

➤ X1 编码

在 X1 编码模式下，当信号 B 在信号 A 之后时，增量发生在信号 A 的上升沿；当信号 B 在信号 A 之前时，减量发生在信号 A 的上升沿。如图 4-6-1 所示。

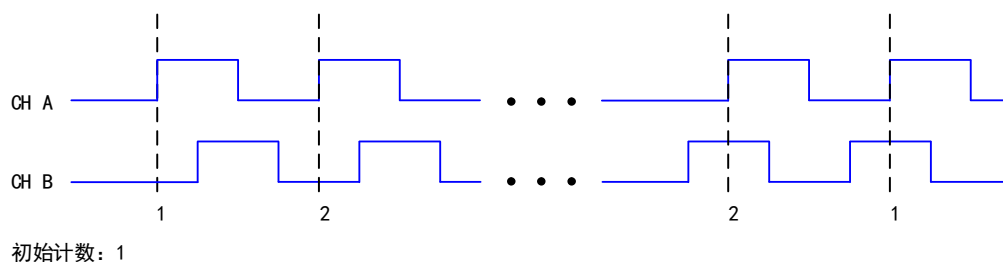


图 6-6-1 X1 编码

➤ X2 编码

在 X2 编码模式下，当信号 B 在信号 A 之后时，增量发生在信号 A 的上升沿和下降沿；当信号 B 在信号 A 之前时，减量发生在信号 A 的上升沿和下降沿。如图 6-6-2 所示。

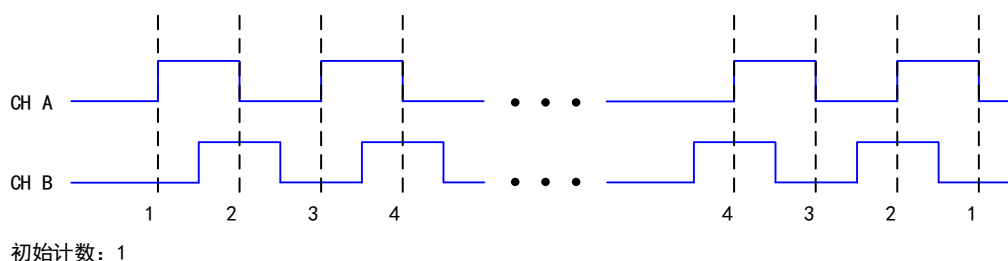


图 6-6-2 X2 编码

➤ X4 编码

在 X4 编码模式下，当信号 B 在信号 A 之后时，增量发生在信号 A 和信号 B 的上升沿和下降沿；当信号 B 在信号 A 之前时，减量发生在信号 A 和信号 B 的上升沿和下降沿。如图 6-6-3 所示。

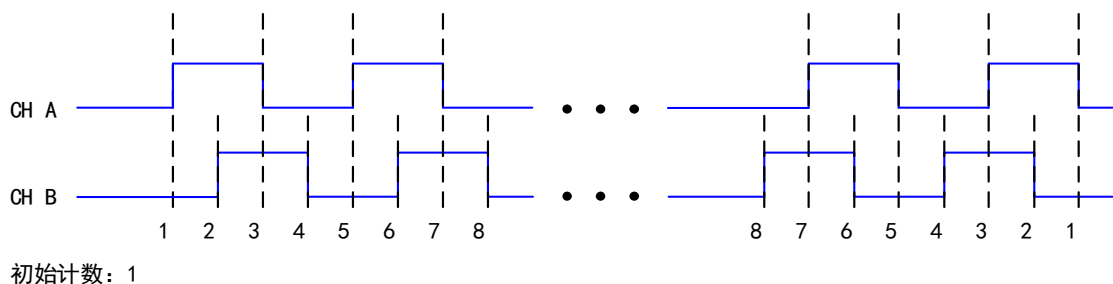


图 6-6-3 X4 编码

6.6.2 利用双脉冲编码器测量

在双脉冲编码模式下，增量发生在信号 A 的上升沿，减量发生在信号 B 的上升沿。如图 6-6-4 所示。

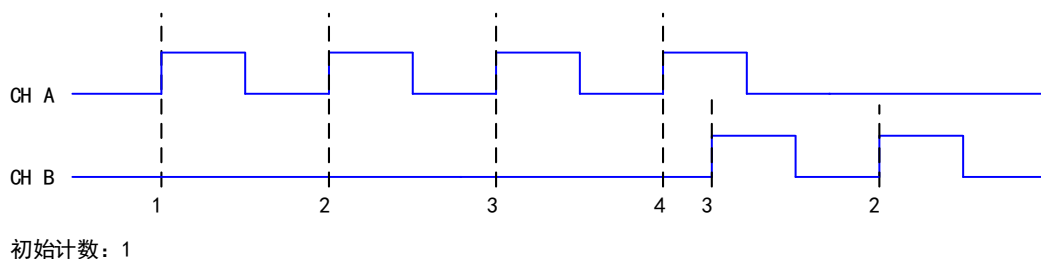


图 6-6-4 双脉冲编码

6.6.3 利用单脉冲编码器测量

在单脉冲编码模式下，当信号 B 为低电平时，增量发生在信号 A 的上升沿；当信号 B 为高电平时，减量发生在信号 A 的上升沿。如图 6-6-5 所示。

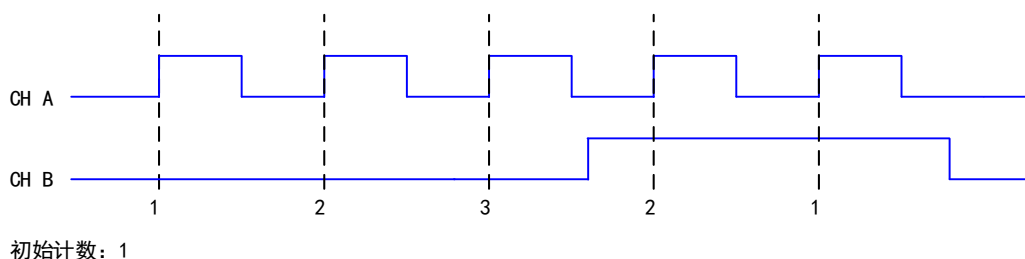


图 6-6-5 单脉冲编码

6.6.4 Z 索引

当通道 Z 为高电平，且信号 A 和信号 B 符合索引相位时，计数器将被重置为设定的索引值。

6.7 脉冲输出

6.7.1 脉冲输出方式

脉冲输出方式有时间输出、频率输出。

脉冲输出方式为时间输出时，计数器可以输出预定时间长度的脉冲序列。具体脉冲高低电平时间、初始延时时间及其空闲状态用户可以配置。

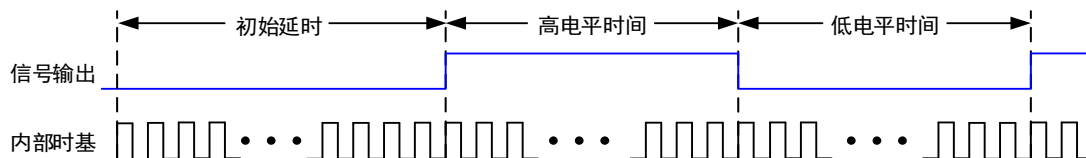


图 6-7-1 脉冲输出方式为时间输出

脉冲输出方式为频率输出时，计数器通过频率生成电路可生成一个所需的频率信号。频率生成器的频率输出信号为频率时基信号的分频输出，具体脉冲频率、占空比、初始延时时间及其空闲状态用户可以配置。

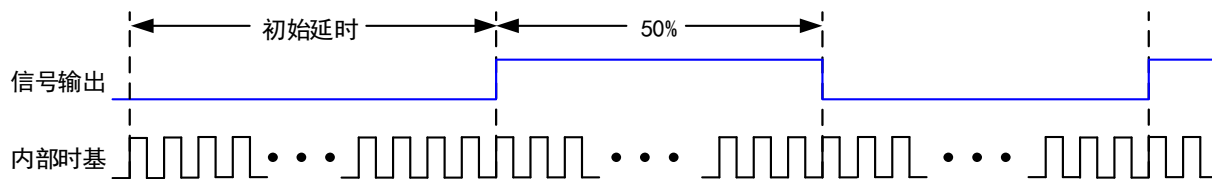


图 6-7-2 脉冲输出方式为频率输出

6.7.2 脉冲输出采集模式

脉冲输出采集模式有单点采样、N 采样、连续采样。

单点采样时，计数器只输出单个脉冲信号。

N 采样时，计数器可以输出有限脉冲序列，脉冲个数由采样深度决定。

连续采样时，计数器可输出连续脉冲序列。

6.7.3 脉冲输出触发源选择

计数器在硬件开始触发信号后，输出对应的脉冲信号。在开始触发信号有效后，计数器将忽略触发源端所有输入信号。

下述信号可作为触发源信号：

- PFI0~PFI7

7 数字量输入输出

本章主要介绍 PCIe5620/1/2/3/4/5/6/7 数字量输入输出的相关性质，主要包括数字量输入输出功能框图、信号连接等，为用户在使用 PCIe5620/1/2/3/4/5/6/7 过程中提供相关参考。

7.1 DI/DO 数字量输入输出功能框图

PCIe5620/1/2/3/4/5/6/7 的数字量输入输出均为静态 I/O，其中 Port0 的每个端子可做输入输出，用户任意配置。PFI 的每个端子不但都可以作为输入或输出，用户可任意配置，也可作为复用功能控制。

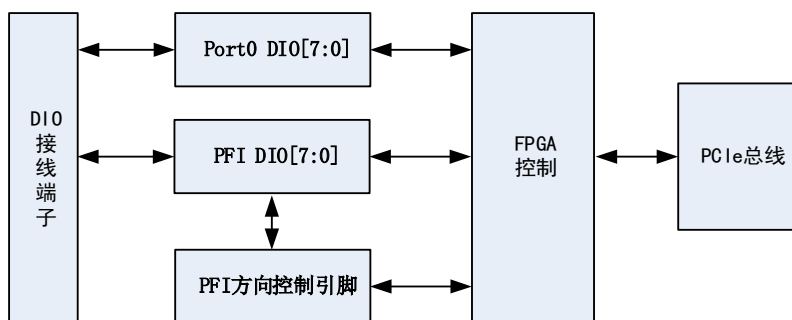


图7-1-1 DIO功能框图

输入输出电路保护：PCIe5620/1/2/3/4/5/6/7 的所有数字输入输出接口均具备电路保护功能，以避免设备在过压、静电释放的情况下遭到损坏。

7.2 DI 数字量输入的连接方式

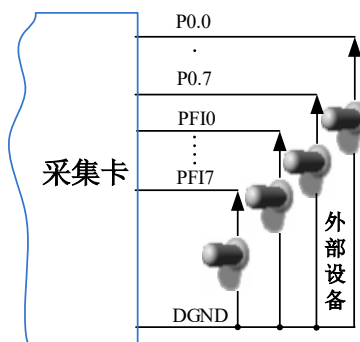
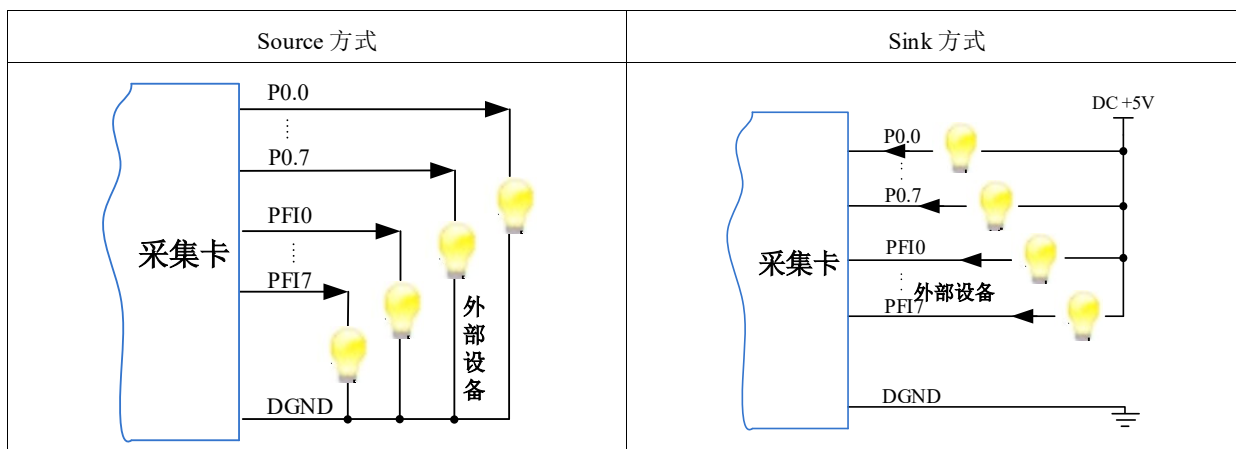


图7-2-1 DI 数字量输入的连接



用户若将超出最大数字输入电压范围的信号连接至板卡会造成数据采集失真甚至设备损坏，由此造成的损坏本公司不承担任何责任。

7.3 DO 数字量输出的连接方式



为降低板卡功耗，建议 DO 使用 Sink 方式。

当用户需驱动高电压或大电流设备时（比如 24V 继电器），需要用户自行设计外围驱动电路，可使用三极管驱动方式，如图 7-3-3， $I_c \approx VCC/R_L$ （ R_L 为继电器内阻），用户使用时一定要注意 I_c 要小于三极管 VT 的最大集电极电流。

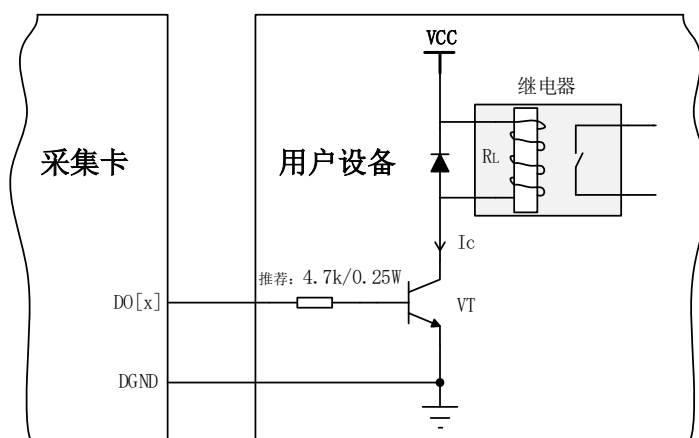


图 7-3-3 DO 数字量控制继电器电路

8 保修

8.1 保修

产品自出厂之日起，两年内用户凡遵守运输、贮存和使用规则，而质量低于产品标准者公司免费修理。

8.2 技术支持与服务

如果您认为您的产品出现故障，请遵循以下步骤：

- 1)、描述问题现象。
- 2)、收集所遇问题的信息。

如：硬件版本号、软件安装包版本号、用户手册版本号、物理连接、软件界面设置、操作系统、电脑屏幕上不正常信息、其他信息等。

硬件版本号：板卡上的版本号，如 D2256300-01。

软件安装包版本号：安装软件时出现的版本号或在“开始”菜单 → 所有程序 → 阿尔泰测控演示系统 → PCIe5620/1/2/3/4/5/6/7 中查询。

用户手册版本号：在用户手册中关于本手册中查找，如 V6.00.01

- 3)、打电话给您的供货商，描述故障问题。
- 4)、如果您的产品被诊断为发生故障，我们会尽快为您解决。

8.3 返修注意事项

在公司售出的产品包装中，用户将会找到该产品和这本说明书，同时还有产品质保卡。产品质保卡请用户务必妥善保存，当该产品出现问题需要维修时，请用户将产品质保卡、用户问题描述单同产品一起寄回本公司，以便我们尽快的为您解决问题。

附录 A：各种标识、概念的命名约定

CN1、CN2.....CNn 表示设备外部引线连接器(Connector)，如 37 芯 D 型头等，n 为连接器序号(Number)。

JP1、JP2.....JPn 表示跨接套或跳线器(Jumper)，n 为跳线器序号(Number)。

AI0、AI1.....AIn 表示模拟量输入通道引脚(Analog Input)，n 为模拟量输入通道编号(Number)。

AO0、AO1.....AOn 表示模拟量输出通道引脚(Analog Output)，n 为模拟量输出通道编号(Number)。

DI0、DI1.....DIn 表示数字量 I/O 输入引脚(Digital Input)，n 为数字量输入通道编号(Number)。

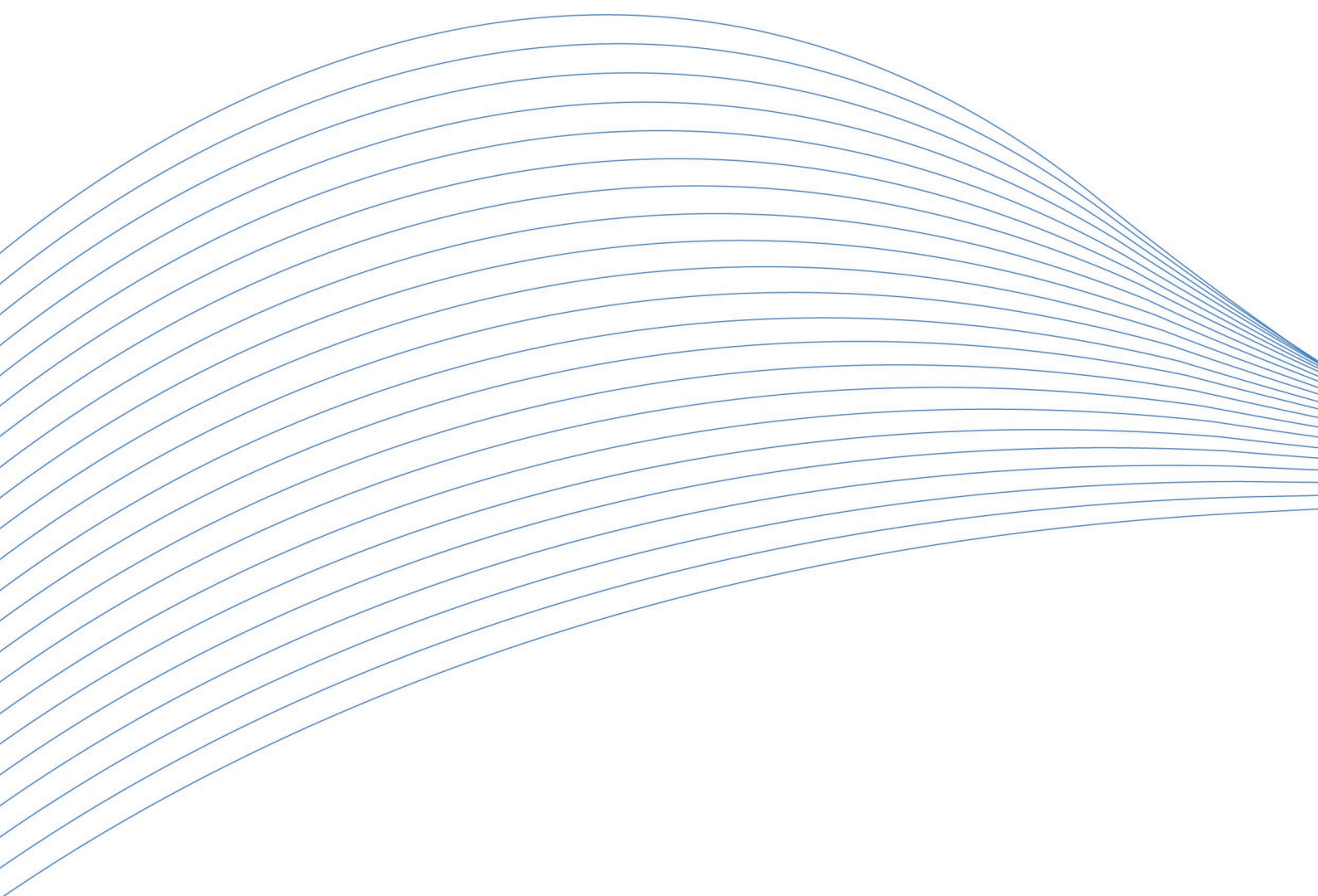
DO0、DO1.....DOn 表示数字量 I/O 输出引脚(Digital Output)，n 为数字量输出通道编号(Number)。

ATR 模拟量触发源信号(Analog Trigger)。

DTR 数字量触发源信号(Digital Trigger)。

ADPara 指的是 AD 初始化函数中的 ADPara 参数，它的实际类型为结构体 PCIe5620/1/2/3/4/5/6/7_PARA_AD。

PFI 功能可编程数字信号接口。



阿尔泰科技

服务热线：400-860-3335

网址：www.art-control.com